

وزارة التعليم العالي والبحث العلمي

BADJI MOKHTAR ANNABA UNIVERSITY

جامعة باجي مختار - عنابة

UNIVERSITE BADJI MOKHTAR ANNABA



Année 2010

Faculté des sciences
Département de physique

MÉMOIRE

Présenté en vue de l'obtention du diplôme de **MAGISTER**

ÉTUDE DES CONDITIONS DE POLARISATION SUR LES PROPRIÉTÉS ÉLECTRIQUES D'UN MESFET GaAs

Option :

Semi-conducteur

Par

Fatima Zohra KHELIFATI

DIRECTEUR DE MÉMOIRE : Zahia HADJOUR

Prof. Univ. Annaba

Devant le Jury

PRÉSIDENT :

Abdellaziz DOGHMANE

Prof. Univ. Annaba

EXAMINATEURS :

Houria TRIKI

M.C. Univ. Annaba

Bouزيد HADJOUJA

M.C. Univ. Annaba

N.Eddine BOUCERRADJ

M.C. Univ. Annaba

DEDICACE

A la mémoire de ma cousine Nassima

A mon père et ma mère

A mon mari

Mes frères et ma sœur

A tous ceux qui me sont chers



REMERCIEMENTS

Ce travail a été réalisé au sein du Laboratoire des Semi-Conducteurs (LSC), Faculté des Sciences, Département de Physique, Université Badji Mokhtar Annaba, UBMA. J'exprime ma très sincère gratitude à la Directrice du LSC, Madame **Zahia HADJOUB**, Professeur à l'UBMA, pour m'avoir accueillie au Laboratoire. Je la remercie également pour m'avoir initié à la recherche dans le domaine des composants à semi-conducteurs et pour le suivi des travaux présentés dans ce mémoire. C'est avec un grand dynamisme, beaucoup de qualités scientifiques et de confiance qu'elle m'a encadrée durant ces deux années, qu'elle soit assurée de ma profonde reconnaissance. Je ne saurais achever ce petit mot sans évoquer sa gentillesse, sa grande disponibilité et son total dévouement de tous les jours.

Je remercie vivement Monsieur **A. DOGHMANE**, Professeur à l'UBMA et Académicien, pour l'honneur qu'il nous fait en acceptant la présidence de notre commission d'examen. Je tiens particulièrement à le remercier pour ses conseils très utiles dans tous les domaines, ses encouragements et ses suggestions.

J'exprime ma profonde gratitude à Docteur **Houria TRIKI**, Maître de Conférences au Département de Physique, UBMA, qui me fait l'honneur de participer à ce jury.

Je remercie Docteur **Bouzid HADJOUJA**, Maître de Conférences au département de physique, UBMA, qui a accepté de juger ce travail. Qu'il trouve ici l'expression de ma sincère gratitude.

Au Docteur **Nour Eddine BOUCERRADJ**, Maître de conférences à l'U.B.M.A, j'exprime mes remerciements et ma gratitude pour sa participation au jury de ce mémoire.

Je dis un grand Merci à tous mes camarades du LSC, les M.A: **Assia, Ibtissem**, (doctorants) **Ilham, Khaled, Ibrahim, Wahiba et Leila** et (magisterants): **Houda, Mesaouda, Souaad et Loubna** pour la bonne ambiance qu'ils ont su entretenir au cours de ces années passées ensemble. J'associe également à ces remerciements tous les membres de l'U.B.M.A, chercheurs, techniciens, étudiants et personnels administratifs avec qui j'ai eu le plaisir de travailler.

ملخص

تعد ظاهرة تبدد مواسلة الخروج بالتردد إعاقه صعبة للغاية في ابتكار وتطوير الدارات المتكاملة المنطقية و التماثلية التي تعتمد أساسا على الترنزستور التأثير المجالي ذ و بوابة شوتكي و نصف ناقل زرنوخ الغاليوم MESFET GaAs . اهتمت هذه الدراسة بتغيرات مواسلة الخروج بدلالة التردد بالنسبة للترنزستور من نوع تجاري في مجال الترددات [0.01-100 KHz]. تمت الدراسة في النظامين الأومي من أجل $V_{gs} = 0\text{ V}$ وقيم صغيرة لجهد المصرف ($V_{ds} = 0.1, 0.3\text{ V}$) ونظام التشبع من أجل جهد ثابت للمصرف $V_{ds} = 1\text{ V}$ وقيم مختلفة سالبة لجهد البوابة (0.2، 0.3، 0.35، 0.4، 0.45، 0.6). في النظام الأومي، وجدنا تجريبيا أن تبدد مواسلة الخروج بالتردد مهمل . كذلك قيم مواسلة الخروج تتناقص مع زيادة جهد المصرف. زيادة على ذلك، لاحظنا أن قيم التبدد الترددي كانت عالية في نظام التشبع. تمت دراسة تأثير درجة الحرارة بمقارنة النتائج التجريبية و النظرية . عند درجة حرارة الغرفة، وجدنا فرق واضح بين النتائج التجريبية و النظرية. أما من أجل درجة حرارة أعلى، عينا الدرجة التي من أجلها يحدث التطابق بين النتائج التجريبية و النظرية . اعتبرنا هذه الأخيرة كدرجة حرارة تشغيل الترنزستور. بينت دراسة تأثير استقطاب الترنزستور، أن هذه الحرارة تتغير خطيا مع V_{gs} ، حيث أن زيادة $|V_{gs}|$ تؤدي إلى تناقصها.

الكلمات المفتاحية : sAaG TEFSEM، مواسلة الخروج ، تبدد ترددي

RÉSUMÉ

Le phénomène de la dispersion fréquentielle de la conductance de sortie constitue une limitation sérieuse pour le développement des circuits intégrés analogique et digitale. C'est dans ce contexte que nous avons mené une étude des variations fréquentielles de la conductance de sortie d'un transistor à effet de champ à grille Schottky à base d'arséniure de galium, MESFET GaAs de type commerciale dans la gamme de fréquence [0.01-100 KHz]. L'étude a été effectuée en régime ohmique pour $V_{gs} = 0$ V et faibles valeurs de V_{ds} (0.1 V, 0.3 V) et en régime de saturation pour V_{ds} constant et égale à 1 V et différentes valeurs de tension grille-source V_{gs} (- 0.2 V, - 0.3 V, - 0.35 V, - 0.4 V, - 0.45 V & - 0.6 V). En régime ohmique, nous avons trouvé que la dispersion fréquentielle de la conductance de sortie est pratiquement négligeable. Les valeurs de g_d diminuent avec l'augmentation de la tension drain-source. De plus, la dispersion fréquentielle est beaucoup plus importante en régime de saturation. L'influence de la température a été étudiée via une confrontation des résultats expérimentaux et ceux théoriques. A température ambiante, nous avons relevé une nette différence entre les deux. Cependant, pour une température que nous avons définie comme étant celle de fonctionnement du transistor, l'accord devient parfait. Cette température varie linéairement avec V_{gs} , l'augmentation de $|V_{gs}|$ induit sa décroissance.

Mots clés : MESFET GaAs, Conductance de sortie, Dispersion fréquentielle.

ABSTRACT

Output conductance frequency dispersion phenomenon is a serious problem in the development of numerical and analogical integrated circuits. In this context, we investigated frequency variations of output conductance for commercial type Schottky gate field-effect transistor based on gallium arsenide MESFET GaAs in the frequency range [0.01- 100 KHz]. This investigation was carried out in the linear regime for $V_{gs} = 0$ V and low V_{ds} values (0.1 V and 0.3V) and the saturation regime for constant V_{ds} equal to 1 V and different negative values of gate-source voltage V_{gs} (- 0.2 V, - 0.3 V, - 0.35 V, - 0.4 V, - 0.45 V & - 0.6 V). In the linear regime, we found that the frequency dispersion of output conductance is practically negligible. The g_d values decrease with increasing drain-source voltage. Moreover, the frequency dispersion of g_d is more important in saturation regime. The temperature effects have been studied via a confrontation of experimental and theoretical results. At room temperature, an important discrepancy was observed. However, for a higher temperature which we defined as the operating temperature of the transistor the agreement becomes very good. This temperature decreases linearly with increasing the absolute values of V_{gs} .

Key words: GaAs MESFET, output conductance, frequency dispersion.

LISTE DES FIGURES

Figure	Titre	Page
Figure I-1	<i>Vue en coupe d'un MESFET GaAs.</i>	5
Figure I-2	<i>Principe de fonctionnement du MESFET GaAs à différentes valeurs de V_{ds} avec $V_{gs} \leq 0$ V.</i>	6
Figure I-3	<i>Modèle de circuit de MESFET GaAs utilisé dans les programmes d'analyse de circuit.</i>	8
Figure I-4	<i>Caractéristiques $I_{ds}(V_{ds})$ d'après Curtice (—) comparé avec équation (I-4) (- - -).</i>	10
Figure I-5	<i>Caractéristiques $I_{ds}(V_{ds})$ calculé par Curtice (—) comparé avec résultat expérimentaux (\times).</i>	11
Figure I-6	<i>Caractéristique de la racine carrée de I_{ds} en fonction de V_{gs}.</i>	12
Figure I-7	<i>Caractéristiques $I_{ds}(V_{ds})$ calculé par Kacprzak et Materka (- - -) comparé avec des résultats expérimentales (—), le modèle de Tajima(o) et le modèle Taki (Δ).</i>	13
Figure I-8	<i>Caractéristiques $I_{ds}(V_{ds})$ mesurées et calculées pour un MESFET GaAs, (a) calculé par modèle du Kacprzak et Materka, (b) calculé par modèle d'Ahmed et al.</i>	15
Figure I-9	<i>Caractéristiques de sortie $I_{ds}(V_{ds})$ simulées et mesurés pour un composant de longueur de $0.2 \mu\text{m}$, (a) simulées par Kacprzak et Materka, (b) simulés par Ahmed et al.</i>	16
Figure I-10	<i>$I_{ds}(V_{ds})$ mesurés (—) et calculés d'après Ahmed (—) et McNally et Daniels (—).</i>	17
Figure I-11	<i>Courant à travers le canal et le substrat pour un MESFET sub-micron.</i>	17
Figure I-12	<i>$I_{ds}(V_{ds})$ du MESFETs GaAs : (\bullet) mesurées (a) par [27], (b) par [28]. (—) simulation de model d'Ahmed et al, (- - -) simulation de model de Islam et al.</i>	19
Figure I-13	<i>Caractéristiques de sorties simulés et observés pour un MESFET GaAs de $0.23 \times 100 \mu\text{m}^2$.</i>	21
Figure I-14	<i>Caractéristiques de sorties simulés et observés pour un MESFET GaAs de $0.23 \times 100 \mu\text{m}^2$.</i>	22
Figure I-15	<i>Variation de la transconductance en fonction de la fréquence pour plusieurs MESFETs GaAs Submicroniques.</i>	23
Figure I-16	<i>Transconductance en fonction de la fréquence à différentes valeurs de V_{ds}.</i>	24
Figure I-17	<i>Origine de deux types de dispersion fréquentielle de la transconductance, (a) dans la région linéaire, (b) dans la région de saturation.</i>	26
Figure I-18	<i>Conductance de sortie en fonction de la fréquence à $V_{ds} = 3$ V et $V_{gs} = 0$ V.</i>	27
Figure I-19	<i>Variations expérimentale (I) et théories (----) de C_{gs} en fonction de la fréquence.</i>	29

Figure II-1	Vitesse de dérivé des porteurs dans le GaAs en fonction de champ électrique pour différente température.	33
Figure II-2	Variations de la conductivité thermique du SiC, GaN et GaAs en fonction de la température.	34
Figure II-3	Caractéristique $I_{ds}(V_{ds})$ pour MESFET de $20 \times 1 \mu\text{m}^2$ (a) à 25°C et (b) à 300°C , V_{gs} varie de 0.4 à -1.7, $V_{sub} = 0$ V.	35
Figure II-4	Caractéristique $I_{ds}(V_{ds})$ pour MESFET à $T=300^\circ\text{C}$ avec tension de substrat de 6 V.	36
Figure II-5	Variations du courant de drain en fonction de la température à différentes tension de V_{gs} .	37
Figure II-6	Courant de drain saturé en fonction de V_{ds} à 25°C et 300°C sans et avec la polarisation de substrat.	37
Figure II-7	$I_{ds}(V_{gs})$ de MESFET GaAs de la température ambiante jusqu'à 250°C .	38
Figure II-8	Courant de fuite en fonction de V_{ds} à différentes températures, $V_{gs} = -0.25$ V.	39
Figure II-9	Courant de fuite en fonction de V_{ds} à $T=25^\circ\text{C}$ et $T=300^\circ\text{C}$ sans et avec la polarisation du substrat.	39
Figure II-10	Transconductance en fonction de la tension V_{gs} à différente température.	40
Figure II-11	Variation de la transconductance en fonction de la température à différentes valeurs de la longueur de grille	41
Figure II-12	Transconductance en fonction de la température et tension drain-source.	42
Figure II-13	Variation de résistance de sortie avec la fréquence et la température.	43
Figure II-14	Variations de V_T en fonction des faibles températures : (•••) mesure de Wong et al (—) modèle [14].	44
Figure II-15	Variations de V_T en fonction des températures élevées pour deux MESFET : (••• & ■■■) mesure de Shoucair et al et (—) modèle [14].	44
Figure II-16	Dépendance de V_T en fonction de la température pour différents MESFETs.	45
Figure II-17	Variation du bruit en fonction de la fréquence à $T=20$ & 120°C .	46
Figure II-18	Comparaison entre résultats expérimentaux (■ • x) et le modèle de Canfield (—) pour $V_{ds}=3\text{V}$ et $V_{gs}=0.2\text{V}$. Les paramètres utilisés dans la simulation sont $V_T=-0.8\text{V}$, $\beta=0.0034\text{A/V}^2$, $\lambda=0.072\text{V}^{-1}$, $\alpha=2.2$, $t_{sub}=500\mu\text{m}$ (l'épaisseur du substrat) et $L_g=1\mu\text{m}$.	51
Figure II-19	Conductance de sortie en fonction de V_{gs} (a) pour le modèle de Curtice et (b) pour le modèle de Canfield, (—) modèle (°) data de mesure	52

Figure III-1	<i>Caractéristique $I_{ds}(V_{ds})$ à $V_{gs}=0V$.</i>	55
Figure III-2	<i>Organigramme des étapes de simulation.</i>	57
Figure III-3	<i>Variations de $\Delta g_d = f(T)$ à différentes fréquence; $V_{ds} = 1 V$ et $V_{gs} = -0.2 V$.</i>	58
Figure III-4	<i>Variations de Δg_d avec la température à $V_{gs} = -0.3 V$ et $V_{ds} = 1 V$.</i>	59
Figure III-5	<i>Variations de Δg_d avec la température à $V_{gs} = -0.35 V$ et $V_{ds} = 1 V$.</i>	59
Figure III-6	<i>Variations de Δg_d avec la température à $V_{gs} = -0.4 V$ et $V_{ds} = 1 V$.</i>	59
Figure III-7	<i>Variations de Δg_d avec la température à $V_{gs} = -0.45 V$ et $V_{ds} = 1 V$.</i>	60
Figure III-8	<i>Variations de Δg_d avec la température à $V_{gs} = -0.6 V$ et $V_{ds} = 1 V$.</i>	60
Figure III-9	<i>Variations de la conductance de sortie en fonction de la fréquence à $V_{gs}=0V$.</i>	61
Figure III-10	<i>Variations de $\left \frac{g_d(f)}{g_d(dc)} \right$ en fonction de la fréquence théorie (—) et expérimentale (▪) à $V_{gs} = - 0.2 V$.</i>	64
Figure III-11	<i>Variations de $\left \frac{g_d(f)}{g_d(dc)} \right$ en fonction de la fréquence théorie (—) et expérimentale (▪) à $V_{gs} = - 0.3 V$.</i>	65
Figure III-12	<i>Variations de $\left \frac{g_d(f)}{g_d(dc)} \right$ en fonction de la fréquence théorie (—) et expérimentale (▪) à $V_{gs} = - 0.35 V$.</i>	66
Figure III-13	<i>Évolution de $\left \frac{g_d(f)}{g_d(dc)} \right$ à $V_{ds} = 1 V$ et $V_{gs} = -0.4V$; théorie (—) et expérimentale (▪).</i>	67
Figure III-14	<i>Évolution de $\left \frac{g_d(f)}{g_d(dc)} \right$ à $V_{ds} = 1 V$ et $V_{gs} = - 0.45 V$; théorie (—) et expérimentale (▪).</i>	68
Figure III-15	<i>Évolution de $\left \frac{g_d(f)}{g_d(dc)} \right$ à $V_{ds} = 1 V$ et $V_{gs} = - 0.6 V$; théorie (—) et expérimentale (▪).</i>	69
Figure III-16	<i>Variations de $g_d(f)$ à $V_{ds} = 1 V$ et différentes valeurs de V_{gs}.</i>	71
Figure III-17	<i>Variations de température du canal en fonction de V_{ds} à $V_{gs} = 1.5, -0.5$ et $-2.5 V$.</i>	72
Figure III-18	<i>Variation de la température de fonctionnement du composant en fonction de V_{gs}.</i>	73

LISTE DES TABLEAUX

Tableau	Titre	Page
Tableau II-1	<i>Paramètres de relation II-3 de la conductivité thermique.</i>	33

Tableau III-1	<i>Caractéristiques du MESFET commercial.</i>	55
Tableau III-2	<i>Valeurs de g_d (dc) et g_d (Hf) à $V_{gs} = 0V$ à différentes valeurs de V_{ds}.</i>	61
Tableau III-3	<i>Valeurs de g_d (dc) et g_d (Hf) à $V_{ds} = 1V$ et différentes valeurs de V_{gs}.</i>	62
Tableau III-4	<i>Différentes valeurs de la Température interne en fonction de V_{gs} (V).</i>	72
Tableau III-5	<i>Variations de courant de drain en fonction de V_{gs}.</i>	73

LISTE DES SYMBOLES

a	Epaisseur de canal
A	Profondeur efficace du canal
C₁₂ C₂₃ C₁₃	Capacités interélectrode
C_{gd}	Capacité grille-drain
C_{gs}	Capacité grille-source
E_a	Energie d'activation
E_g	Gap
f_c	Fréquence caractéristique des pièges
g	Facteur de dégénération du niveau
g_d	Conductance de sortie
g_d (dc)	Conductance de sortie à basse fréquence
g_d (Hf)	Conductance de sortie à haute fréquence
g_m	Transconductance
I_{ds}	Courant de drain-source
I_{dss}	Courant de saturation
I_p	Courant de pincement
I_{sub}	Courant de substrat
K	Conductivité thermique
k	Constante de Boltzmann
K_{eff}	Conductivité thermique efficace
L_g	Longueur de grille
L_{GS}	Distance entre la grille et la source
L_z	Largeur de grille
N_c	Densité effective des états dans la bande de conduction
P_{diss}	Puissance dissipé
R₁	Résistance de drain
R₂	Résistance de grille
R₃	Résistance de source
R_{ds}	Résistance de sortie
rt_{c1}	Premier coefficient de la température
rt_{c2}	Deuxième coefficient de la température
T_C	Température du composant
t_{sub}	Epaisseur de substrat
T_{sub}	Température au fond du substrat
V_{Bi}	Barrière de potentiel
V_{ds}	Tension drain-source
V_{eff}	Tension grille-source efficace
V_{gs}	Tension grille-source
V_p	Tension de pincement
V_{p0}	Tension de pincement le plus possible
v_{sat}	Vitesse de saturation
V_T	Tension de seuil
v_{th}	Vitesse thermique
Y₀	Admittance caractéristique
α β γ λ	Paramètres de simulation

ΔV_p	Changement géométrie de V_p
ΔT_1	Différence de la température entre canal et autre coté
ζ	Constante de propagation
η	Constante simule la qualité de barrière de Schottky
μ	Mobilité
σ	Coefficient de capture
τ_e	Constante de temps
ω	Pulsation

TABLE DES MATIÈRES

INTRODUCTION GÉNÉRALE	1
 <u>CHAPITRE I : STRUCTURE ET MODELISATION DES MESFETS GaAs</u>	
I-1 Introduction	4
I-2 Le transistor à effet de champ MESFET GaAs	5
I-2-1 La structure	5
I-2-2 Principe de fonctionnement	6
I-3 Modélisation des relations de courant de drain	7
I-3-1 Modèle de Curtice	7
I-3-2 Modèle de Kacprzak et Materka	11
I-3-3 Modèle d'Ahmed et al	14
I-3-4 Modèle de McNallay et Daniels	16
I-3-5 Modèle d'Islam et Zaman	17
I-3-6 Modèle de Memon et al	19
I-4 Anomalies basse fréquence	22
I-4-1 Dispersion fréquentielle de la transconductance	23
I-4-2 Dispersions fréquentielle de la conductance de sortie.....	26
I-4-3 Dispersions fréquentielle de la capacité d'entrée	28
I-5 Conclusion	29
 <u>CHAPITRE II : EFFET THERMIQUE DANS LE TRANSISTOR MESFET GaAs</u>	
II-1 Introduction	31
II-2 Influence de la température sur les paramètres physiques de GaAs ...	32
II-2-1 Influence sur le gap E_g	32
II-2-2 Influence sur la mobilité μ	32
II-2-3 Influence sur la conductivité thermique	33
II-3 Influence de la température sur les performances du MESFET GaAs	34
II-3-1 Influence sur les caractéristiques $I_{ds}(V_{ds})$	34
II-3-2 Influence sur le courant de drain	36
II-3-3 Influence sur le courant de fuite	38

II-3-4 Influence sur la transconductance.....	40
II-3-5 Influence sur les résistances d'accès	42
II-3-6 Influence sur la résistance de sortie	42
II-3-7 Influence sur la tension de seuil	43
II-3-8 Influence sur le bruit	45
II-4 L'auto-échauffement dans les MESFET GaAs	46
II-4-1 Influence de l'auto-échauffement sur la conductance de sortie...	47
II-4-2 Variation de la conductance de sortie avec la fréquence et la température	49
II-4-3 Modèle de Canfiled avec dépendance de température	51
II-5 Conclusion	53
 <u>CHAPITRE III : INFLUENCE DE LA TEMPERATURE ET CONDITION DE</u>	
POLARISATION SUR $g_d(f)$	
III-1 Introduction	54
III-2 Caractéristiques du transistor	55
III-3 Méthodologie de travail	56
III-3-1 Principe	56
III-3-2 Étapes de calcul	57
III-4 Influence de la température sur la différence entre g_d calculé et mesure	58
III-5 Étude en régime ohmique	60
III-6 Étude en régime de saturation	62
III-6-1 Étude à Tension Grille-Source $V_{gs} = -0.2 V$	63
III-6-2 Étude à Tension Grille-Source $V_{gs} = -0.3 V$	65
III-6-3 Étude à Tension Grille-Source $V_{gs} = -0.35 V$	66
III-6-4 Étude à Tension Grille-Source $V_{gs} = -0.4 V, -0.45, -0.6 V$	67
III-7 Influence de polarisation V_{gs} sur la conductance de sortie $g_d(f)$	70
III-8 Influence de la polarisation grille-source sur la température de fonctionnement du composant	71
III-9 Conclusion	74
 CONCLUSION GÉNÉRALE	 75
 RÉFÉRENCES BIBLIOGRAPHIQUES	 77

INTRODUCTION GÉNÉRALE

Depuis plusieurs années, les systèmes de télécommunications modernes connaissent un essor important. Dans un premier temps, le domaine militaire (radars, contremesures, télécommunication à haut débit) a été un des principaux moteurs de leur développement. Les applications civiles telles que la radio, téléphonie mobile, les radars anticollision, le télépéage, les télécommunications par satellites ont aujourd'hui pris le relais. L'industrie des technologies hyperfréquence a toujours accompagné leur développement. Ainsi, les circuits électroniques microonde devraient répondre à leurs exigences. Ces systèmes requièrent une technologie de semi-conducteur offrant des performances en termes de fréquence, puissance, rendement et linéarité toujours plus élevé. Les semi-conducteurs de composés III-V ont été développés particulièrement pour des applications en composants de grande vitesse [1].

L'intégration, le coût et la fiabilité de la qualité s'appuient en grande partie sur l'utilisation de circuits intégrés microonde monolithique (MMICs) réalisés sur l'arséniure de gallium. Grâce à ses propriétés, notamment une forte mobilité des électrons, ce semi-conducteur permet la réalisation de circuits actifs fonctionnant à des fréquences très élevés (supérieurs à la centaine de GHz). Depuis de nombreuses années, l'industrie des technologies hyperfréquence se focalise sur le transistor MESFET (Metal Semi Conducteur Field Effect Transistor). Jusqu'à présent, l'arséniure de gallium, GaAs, reste le semi-conducteur le plus utilisé dans la fabrication des MESFETs [2]. Notons que ces transistors avec ceux bipolaires à hétérojonction sont aujourd'hui les composants actifs de base des circuits MMICs.

L'un des avantages des technologies du MESFET GaAs est sa capacité d'opérer dans une large gamme de température. De plus, le grand gap du GaAs permet aux circuits intégrés de fonctionner à des températures considérablement plus élevées à comparer aux systèmes à technologie MOSFET Si [3,4]. Également, les MESFETs GaAs ont démontré de bonnes performances, par exemple un faible bruit de fonctionnement [5].

Cependant, ces dispositifs présentent des anomalies à basse fréquence [6-15] telle que la dispersion fréquentielle de transconductance et de la conductance de sortie, l'hystérésis dans les caractéristiques $I(V)$ et l'oscillation de basse fréquence. Ces inconvénients ont limités la conception de circuits intégrés et présentent un problème sérieux pour beaucoup d'applications en circuits analogiques et numériques. De plus, ces anomalies constituent un sujet de recherche fédérateur important. L'origine de ces anomalies a été étudiée par plusieurs chercheurs. Elle a été attribuée à la présence de pièges dans ces dispositifs [16-19]. Cependant, un désaccord de leur localisation, au niveau de la surface ou à l'interface canal-substrat est toujours sujet de recherche et de discussions.

Pour la facilité d'intégration et un rapide développement des circuits intégrés à base de technologie de MESFET GaAs, le concepteur fait appel à la modélisation des phénomènes physiques qui reste un des critères requis. Ainsi, plusieurs modèles du transistor ont été intégrés dans les outils de simulation. Ces modèles devraient prendre en compte le maximum de phénomènes physiques propre et en relation avec la technologie. De nombreuses études ont déjà été effectuées sur ce sujet [20-27].

Comme tous les composants électroniques, les MESFET GaAs sont soumis à des effets thermiques importants lors de leur fonctionnement. Ces effets font induire des variations dynamiques lentes. Ce phénomène, connu sous le nom de l'auto-échauffement, est l'un des facteurs critiques qui affectent négativement les performances du dispositif et sa fiabilité dans les applications haute puissance et haute température.

C'est dans ce contexte que nous avons entrepris notre travail de recherche en utilisant comme élément de base le MESFET GaAs. Nous nous sommes intéressés particulièrement à l'influence de la température et les conditions de polarisation sur la dispersion fréquentielle de la conductance de sortie des MESFETs GaAs. Notre mémoire est structurée en trois chapitres.

Le premier chapitre propose une description de la structure du MESFET GaAs et son principe de fonctionnement. Ensuite, nous nous sommes intéressés à la modélisation de certains éléments importants dans le fonctionnement du MESFET GaAs et la conception des circuits intégrés tels que le courant de drain, la dispersion basse fréquence de la transconductance et de la conductance de sortie ainsi que celle de la capacité d'entrée.

Le deuxième chapitre concerne les effets thermiques dans les MESFET GaAs. Ainsi, l'influence de la température sur les paramètres du GaAs et sur les performances du MESFET GaAs est étudiée. Enfin, une partie a été réservée à l'influence de l'auto-échauffement sur la conductance de sortie.

Dans le troisième chapitre, nous présentons une étude comparative des résultats théoriques et expérimentaux de la dispersion fréquentielle de la conductance de sortie $g_d(f)$. L'étude a été faite dans la gamme de fréquence [0.01KHz-100 KHz] en régime ohmique et en régime de saturation.

Chapitre I :

Structure et modélisation des MESFETs GaAs

I-1 Introduction

Les semi conducteurs composés: binaires de type III-V comme le GaAs et l'InP ou ternaire tel que l'InGaAs ont été développés particulièrement pour les applications dans les composants à grande vitesse. A comparer au silicium, ces semi conducteurs sont généralement caractérisés par une mobilité élevée et une grande vitesse maximale de saturation des électrons. A titre d'exemple, la mobilité des électrons est 6 fois plus grande dans le GaAs à comparer au Si.

La maturité de la technologie des transistors à effet de champ a créé un impact majeur sur les technologies micro-onde. Le MESFET GaAs a été largement utilisé dans les circuits logiques à vitesse ultra élevée " ultra-high speed logic " ainsi que dans des applications micro-onde analogiques et digitales. A titre d'exemple, nous citons les fibres optiques dans les systèmes de communications avec un taux de données plus de 10Gb/S et la communication sans-fil [1-4].

Les MESFET GaAs et les circuits intégrés (IC's) à base de ce composant sont généralement fabriqués sur des substrats semi isolants, où les pièges de niveaux profonds compensent les accepteurs peu profonds résiduels, permettant le bon isolement électrique entre les composants FETs et le reste du circuit intégré [4]. Cependant ces pièges dans le substrat semi isolant, SI, induisent des phénomènes indésirables, comme drain lag [5-8] et la dispersion fréquentielle de la conductance de sortie, g_d , [9-15]. Ces phénomènes ont longtemps posé des sérieux problèmes qui perturbent le bon fonctionnement du MESFET GaAs et des IC's [4,16]. La dispersion fréquentielle de g_d peut affecter des caractéristiques des amplificateurs de puissance utilisés dans les communications mobile numérique [4].

Dans ce chapitre nous présentons la structure et le principe de fonctionnement du MESFET GaAs, comme deuxième partie nous présentons quelque modèle des relations des

caractéristiques $I_{ds}(V_{ds})$, et finalement la dispersion basse fréquence de la transconductance, la conductance de sortie et capacité d'entrée, et ses origines.

I-2 Transistor à effet de champ à barrière Schottky

I-2-1 Structure

La structure du transistor à effet de champs à barrière Schottky à base d'arséniure de gallium, MESFET GaAs, est très simple. Sur un substrat semi-isolant, on dépose un canal conducteur appelé également la zone active. Ensuite, on réalise trois électrodes : deux contacts ohmiques, relatifs à la source et le drain, séparés par un contact Schottky de la grille. La figure I-1 représente une structure simplifiée du transistor MESFET GaAs. On remarque bien que le canal conducteur est formé entre les électrodes de drain et de source avec une zone de déplétion sous l'électrode de grille. Notons que la largeur de la zone de charge d'espace, de type déplétion, est contrôlée par la tension de polarisation de grille.

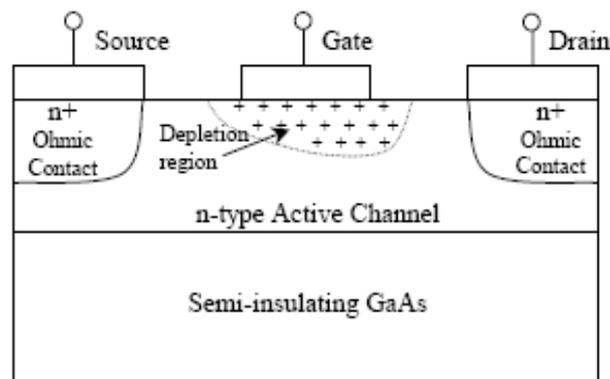


Fig I-1 Vue en coupe d'un MESFET GaAs [1].

L'épaisseur de la couche active en GaAs type-n est de 0.2 à 0.3 μm avec une densité de dopants de $2 \cdot 10^{17} \text{cm}^{-3}$. Le substrat semi isolant de GaAs est de grande résistivité ($\rho \geq 10^7 \Omega \text{cm}$). En plus, pour réduire les résistances des contacts ohmiques de drain et de source, un sur-dopage type n^+ , d'épaisseur de 0.1 μm et de densité $2 \cdot 10^{18} \text{cm}^{-3}$, est souvent réalisé sous ces contacts.

I-2-2 Principe de fonctionnement

Le principe de fonctionnement du MESFET (figure I-2) est basé sur l'application de deux tensions de polarisation : V_{gs} entre la grille et la source et V_{ds} entre le drain et la source. Ces tensions contrôlent le courant de canal entre le drain et la source via la variation de la largeur des régions de déplétion ainsi que le champ électrique longitudinal.

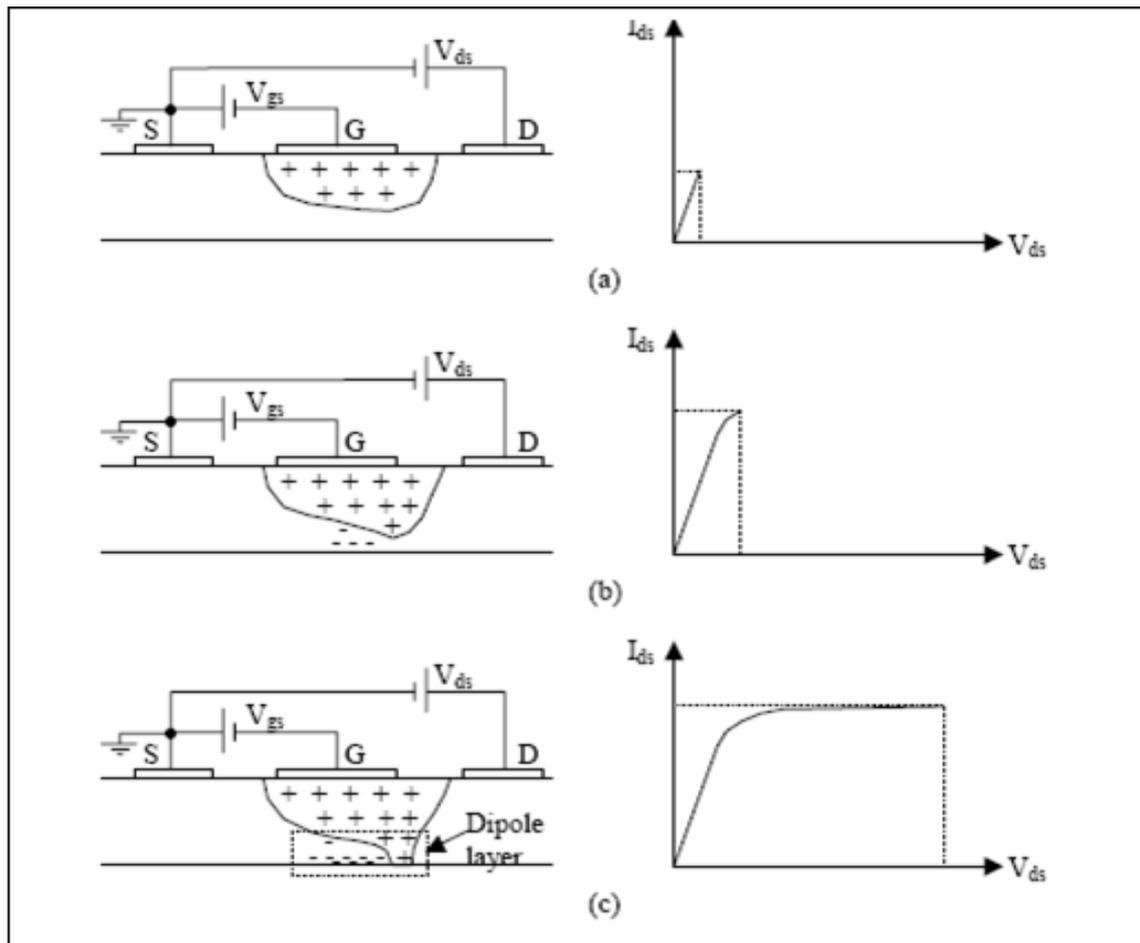


Fig I-2 Principe de fonctionnement du MESFET GaAs à différentes valeurs de V_{ds} avec $V_{gs} \leq 0$ V [5].

Si $|V_{gs}| \ll |V_p|$ (tension de pincement), trois cas peuvent être reconnus pour les caractéristiques $I_{ds}(V_{ds})$:

- Pour les faibles valeurs de V_{ds} , I_{ds} est linéairement proportionnel à V_{ds} (Figure I-2(a)).
- Pour V_{ds} très élevé, I_{ds} est presque constante (Figure I-2(c)).
- Pour V_{ds} modéré, I_{ds} suit une relation non-linéaire avec V_{ds} (Figure I-2(b)).

De plus, à $V_{gs} = 0 \text{ V}$: la région de déplétion est relativement étroite. Ainsi, pour des valeurs de V_{ds} élevées, le champ électrique longitudinal et le courant sont établis dans le canal. Cependant si la tension $V_{gs} \neq 0 \text{ V}$ et augmente pendant que V_{ds} est constant : la région de déplétion s'élargit et le canal conducteur devient plus étroit, par conséquent, le courant se trouve réduit.

I-3 Modélisation des relations du courant de drain

Le développement rapide de la technologie du GaAs nécessite le développement des modèles précis et simples pour les MESFET GaAs, tels que ceux utilisés dans la conception des circuits intégrés. La modélisation est basée sur la connaissance des phénomènes physiques qui apparaissent dans les transistors ainsi que les paramètres technologies et géométriques des composants. De nombreuses études ont déjà été effectuées sur ce sujet. Les caractéristiques $I_{ds}(V_{ds})$ sont décrits par plusieurs expressions mathématiques, nous présentons l'essentiel dans les paragraphes suivants.

I-3-1 Modèle de Curtice

L'étude de circuits intégrés utilisant des ordinateurs de grande vitesse aide beaucoup dans la conception et le développement des circuits intégrés à base de MESFETs GaAs. De nombreux programmes informatiques importants sont disponibles à l'étude des caractéristiques dc et transitoire des transistors, résistances, capacités et inductances [17]. Le succès de la simulation mathématique dépend entièrement de la précision du modèle mathématique qui doit refléter les propriétés physiques exactes du circuit. La difficulté dans les composants MESFET's réside dans le fait qu'ils sont extrêmement complexes. En conséquence, des modèles simples ne peuvent pas décrire précisément leur comportement dans tous les régimes de fonctionnement [17].

La figure I-3 représente un modèle de circuit de MESFET GaAs à utilisé avec un programme d'analyse des circuits. Il se compose principalement d'une source de courant I_{ds} (V_{gs} , V_{ds}), trois capacités inter- électrodes, une diode de serrage entre la grille et la source et des résistances des trois contacts R_1 , R_2 et R_3 [17].

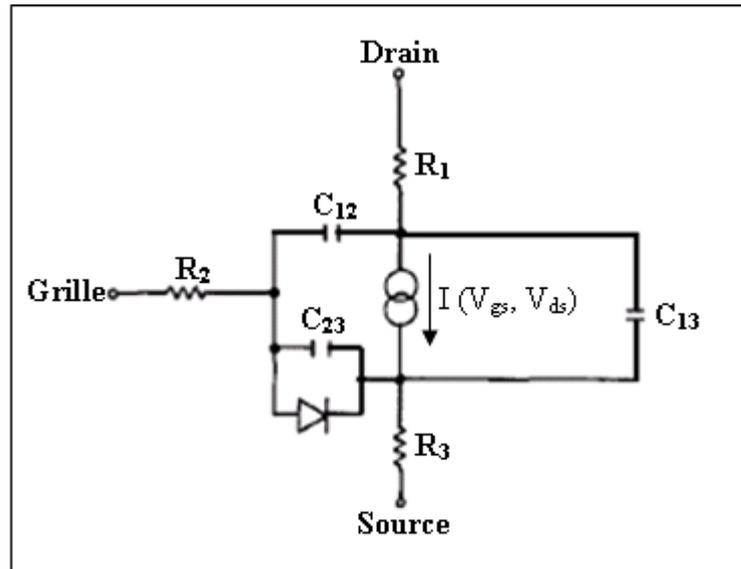


Fig I-3 Modèle de circuit de MESFET GaAs utilisé dans les programmes d'analyse de circuit [17].

Les caractéristiques de courant de drain en fonction des tensions grille-source et drain-source sont généralement connus soit à partir de mesures expérimentales ou par calcul détaillé du dispositif. Souvent, plusieurs éléments sont nécessaires et peuvent être déterminés par la technique de fitting de courbe. Pour un JFET, le courant drain-source est décrit via un modèle analytique par la relation suivante [18] :

$$I_{ds} = I_p \left[1 + \frac{V_{gs} + V_{Bi}}{V_p} \right]^N \quad \text{I-1}$$

Où I_p est le courant de pincement, V_p la tension de pincement ($= qN_d a^2 / 2\epsilon$ pour un dopage uniforme), V_{Bi} la barrière de potentiel, V_{gs} tension grille-source et a l'épaisseur de canal.

La relation I-1 est valable pour la région de saturation, une autre relation de contrôle des caractéristiques $I_{ds}(V_{ds})$ a été proposée par Fair [19] en 1974:

$$I_{ds} = I_p \left[1 - \sqrt{\frac{|V_{gs} + V_{Bi}|}{V_p}} \right] \quad \text{I-2}$$

Egalement, l'équation I-2 est utilisée uniquement dans la région de saturation du courant. Elle a été déduite en supposant que la largeur de la région de déplétion est celle d'une jonction abrupte.

Les équations (I-1) et (I-2), valables dans la région de saturation du courant, ont été utilisées par Curtice pour développer son modèle qui montre un excellent accord avec des valeurs expérimentales.

L'équation (I-1) peut être mise sous forme standard suivante :

$$I_{ds} = \beta (V_{gs} + V_T)^2 \quad \text{I-3}$$

Où V_T est la tension de seuil ($V_T = V_p + V_{Bi}$) et $\beta = I_p/V_p^2$.

L'équation (I-3) est la forme utilisée dans le programme de simulation des circuits Spice2, V_T et β sont déterminée en traçant $\sqrt{I_{ds}}$ en fonction de V_{gs} .

Le courant de saturation dans les MESFET's GaAs se produit à des tensions plus faibles que dans les composants de Si en raison de la mobilité à faible champ électrique. Van Tuyl et Liechti [55] confirment que la fonction tangente hyperbolique donne une bonne expression analytique du courant de saturation dans les MESFET GaAs. D'après Shichman et Hodges [20] l'expression du courant de drain pour $V_{ds} > 0$ est la suivante :

$$I_{ds} (V_{ds}, V_{gs}) = \left\{ \begin{array}{l} 0, \text{ pour } V_{gs} + V_T < 0 \\ \beta (V_{gs} - V_T)^2 (1 + \lambda V_{ds}), \text{ pour } 0 \leq V_{gs} + V_T \leq V_{ds} \\ \beta V_{ds} [2(V_{gs} - V_T) - V_{ds}] (1 + \lambda V_{ds}), \text{ pour } 0 < V_{ds} \leq V_{gs} + V_T \end{array} \right\} \quad \text{I-4}$$

Où β et λ sont des constantes.

L'utilisation de la fonction tangente hyperbolique améliore considérablement l'utilisation de l'équation en régime de saturation. En 1978, Taki [21] propose la description de la totalité de la caractéristique par une seule équation en utilisant une fonction tangente hyperbolique [21].

$$I_{ds} (V_{gs}, V_{ds}) = I_{dss} \left(1 - \frac{V_{gs}}{V_p}\right)^2 \tanh \left[\alpha \cdot \left| \frac{V_{ds}}{V_p - V_{gs}} \right| \right] \quad \text{I-5}$$

Curtice utilise les équations précédentes pour développer son modèle fortement utilisé pour modéliser la source de courant dans les transistors MESFET GaAs [17].

$$I_{ds}(V_{gs}, V_{ds}) = \beta(V_{gs} - V_T)^2(1 - \lambda V_{ds}) \tanh(\alpha V_{ds}) \quad \text{I-6}$$

α et λ sont des constantes.

La figure I-4 représente les caractéristiques $I_{ds}(V_{ds})$ calculées à partir de l'équation (I-6) proposé par Curtice [17] et comparées à celles de l'équation (I-4) proposé par Shichman et Hodges [20]. Ce dernier modèle est moins précis. Ce manque de précision conduit à des erreurs considérables dans les calculs des caractéristiques de commutation [17]

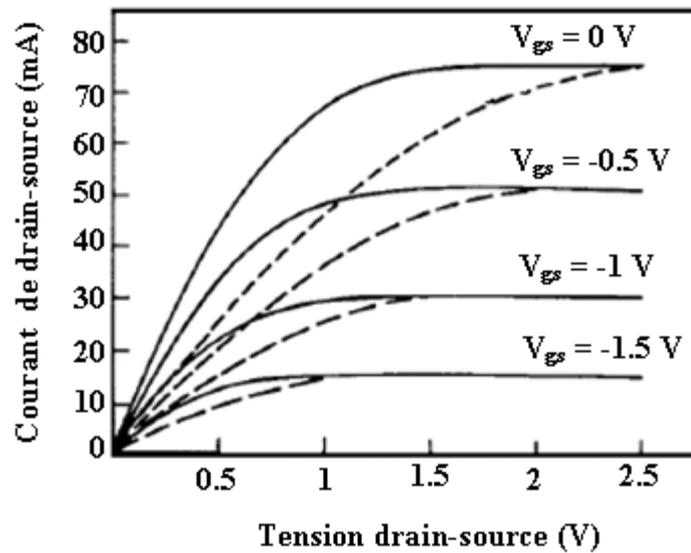


Fig I-4 Caractéristiques $I_{ds}(V_{ds})$ d'après Curtice [17] (—) comparé avec équation (I-4) [20] (- - -)

La figure I-5 montre les caractéristiques $I_{ds}(V_{ds})$ calculé par le modèle de Curtice (ligne continue) ainsi que les points expérimentaux. Il est clair que ce modèle, simple avec une expression analytique du courant drain-source, fournit un bon accord avec les caractéristiques obtenues expérimentalement [17].

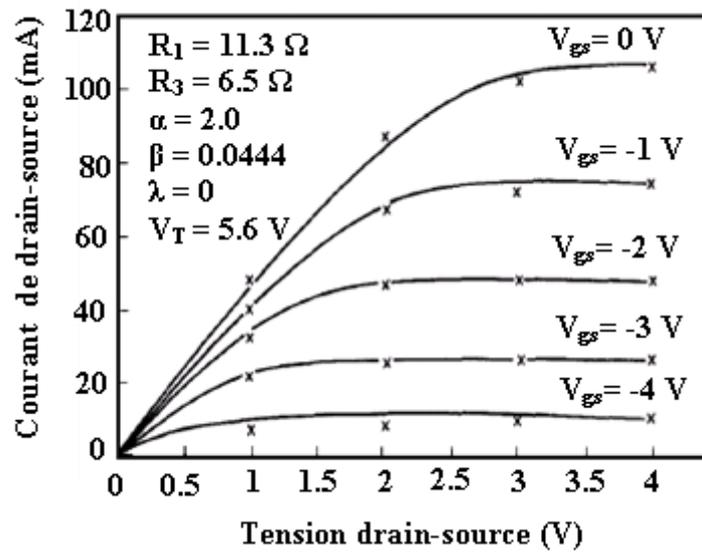


Fig I-5 Caractéristiques $I_{ds}(V_{ds})$ calculées par Curtice (—) comparé avec résultats expérimentaux (\times) [17].

I-3-2 Modèle de Kacprzak et Materka

Un autre modèle pour caractériser les caractéristiques $I_{ds}(V_{ds})$ des MESFET GaAs a été développé par Kacprzak et Materka en 1983 [22]. Ce modèle peut être facilement mis en œuvre dans les programmes d'analyses par conséquent aide à la conception et l'analyse des circuits intégrés avec des composants MESFET GaAs. Kacprzak et Materka portent des modifications des travaux de Taki [21] en tenant compte de la variation de la tension de pincement V_p avec la tension de polarisation drain-source V_{ds} .

V_p est modifiée par la relation suivante : $V_p = V_{p0} + \gamma V_{ds}$.

Alors la relation de Kacprzak et Materka [22] pour simuler les caractéristiques $I_{ds}(V_{ds})$ pour les MESFET uniformément dopé est comme suivante :

$$I_{ds} = I_{dss} \left[1 - \frac{V_{gs}}{V_{p0} + \gamma V_{ds}} \right]^2 \tanh \left[\frac{\alpha V_{ds}}{V_{gs} - V_{p0} - \gamma V_{ds}} \right] \quad \text{I-7}$$

I_{dss} : le courant de saturation à $V_{gs} = 0 \text{ V}$

α : constante empirique

D'après Kacprzak et Materka le modèle de Taki avec la modification de la tension de pincement décrit les caractéristiques $I_{ds}(V_{ds})$ du transistor pour les tensions de drain-source V_{ds} variant de zéro à tension d'avalanche [22].

Le paramètre α n'est pas choisi pour représenter des effets physiques mais pour obtenir de meilleurs approximations avec les caractéristiques expérimentales, les quatre paramètres I_{dss} , V_{p0} , α et γ doivent être bien définis, la valeur initiale de I_{dss} est déterminée dans la région de saturation pour $V_{gs} = 0$ V, tandis que la valeur initial de V_{p0} et γ sont prises par simple extrapolation linéaire de la courbe de la racine carrée de I_{ds} en fonction de V_{gs} ($\sqrt{I_{ds}} = f(V_{gs})$) [22]. La figure I-6 représente les variations de $\sqrt{I_{ds}}$ en fonction de V_{gs} pour trois valeurs de V_{ds} , où V_{p0} est la tension de pincement la plus possible.

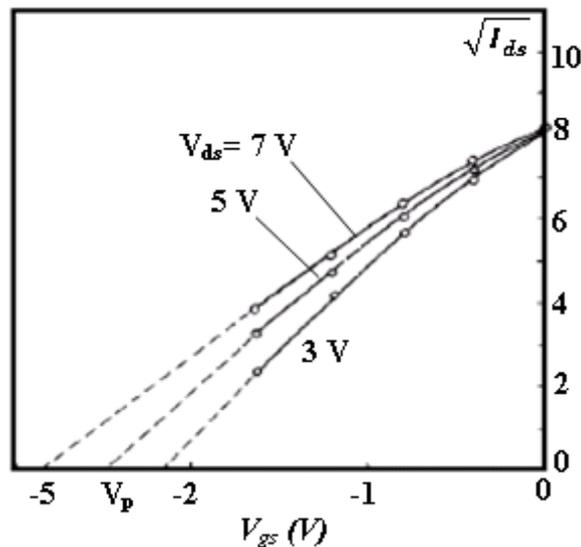


Fig I-6 Caractéristique de la racine carré de I_{ds} en fonction de V_{gs} [22].

Pour la validation du modèle proposé par Kacprzak et Materka, les auteurs comparent les caractéristiques $I_{ds}(V_{ds})$ calculés via leur modèle proposé (ses paramètres optimaux sont $I_{dss}=69.8\text{mA}$, $V_{p0}=-1.91$ V, $\gamma=-0.17$ et $\alpha=2.71$) avec des autres chercheurs: modèles de Taki [21] et Tajima et al [23] proposé en 1981 avec une expression de courant de drain-source assez complexe avec huit paramètres qu'ils appliqueront à un oscillatoire simulé à la fréquence fondamentale. Notons que parmi les huit paramètres, seulement V_{Bi} et V_{p0} possèdent une signification physique : V_{Bi} la barrière de potentiel et V_{p0} la tension de pincement [22]. De plus, ils ont confronté leurs résultats des simulations à d'autres

expérimentaux obtenus pour un MESFET GaAs de type 2SK273 avec une longueur et une largeur du canal respectivement égale à 0.7 et 400 μm

La figure I-7 regroupe les caractéristiques $I_{ds}(V_{ds})$ calculées par le modèle de Kacprzak et Materka (- - -), les résultats expérimentaux (—), ceux déduits par le modèle de Tajima, (\circ) et enfin ceux obtenus par le modèle de Taki (Δ) avec des paramètres optimaux : $I_{dss}=70.6 \text{ mA}$, $V_p=-2.32 \text{ V}$ et $\alpha = 2.88$.

La comparaison des résultats expérimentaux avec les différents modèles proposés, représentée par la figure I-7, montre que le modèle élaboré par Kacprzak et Materka est plus précis que celui de Taki original, dont l'écart relevé entre l'expérience et la théorie est respectivement égal à 10 % et ≈ 50 %. Cependant, ce modèle reste moins précis que celui de Tajima et al dont l'écart est à peine de 5%). Néanmoins, la simplicité du modèle proposé par Kacprzak et Materka avec sa précision assez bonne rend ce modèle adéquat et attirant dans l'analyse des circuits grand-signal à base MESFET GaAs [22].

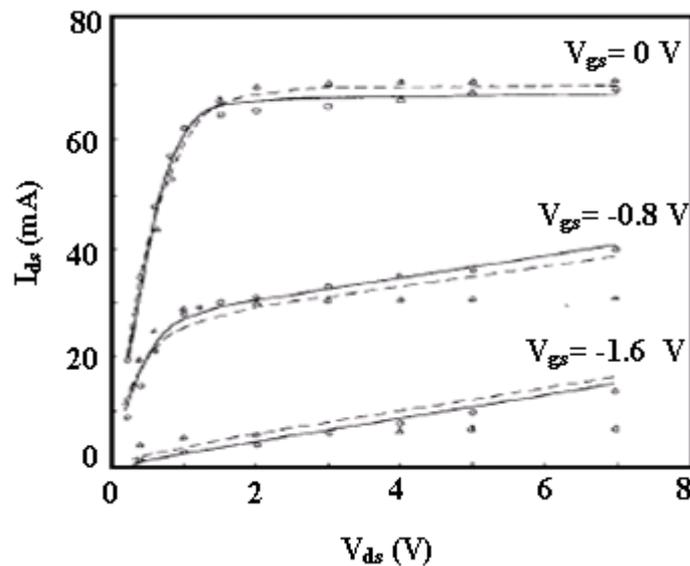


Fig I-7 Caractéristiques $I_{ds}(V_{ds})$ calculées par Kacprzak et Materka (- - -) comparées avec des résultats expérimentaux (—), le modèle de Tajima(\circ) et le modèle de Taki (Δ) [22].

I-3-3 Modèle d'Ahmed et al

Une amélioration du modèle pour simuler les caractéristiques $I_{ds}(V_{ds})$ de MESFET GaAs submicronique qui convient à la conception des circuits intégrés et l'analyse non linéaire de fonctionnement du petit signal est très importante pour l'avenir de la conception de circuits intégrés avec MESFET submicronique. Le modèle de Kacprzak et Materka [22] qui simule les caractéristiques DC des dispositifs modifiés par Ahmed et al en 1997 [24] pour prévoir le comportement des dispositifs submicronique, dans cette modification le concept d'un changement de tension de pincement a été introduit, ils montrent que sans prendre en compte le décalage qui est causée par la géométrie submicronique, il n'est pas possible de prédire les caractéristiques de ces composants [24].

Rodriguez et al [25] ont étudié une comparaison entre la précision des modèles de Curtice, Kacprzak et Materka et le modèle de Statz et al [60]. Ces auteurs ont montré que le modèle de Kacprzak et Materka peut être plus précis dans les deux régimes de fonctionnement linéaire et saturation. Mais, sa précision se dégrade remarquablement lorsque les dimensions du dispositif sont réduites. Notons qu'initialement, ce modèle a été conçu pour la simulation des composants grand-signal fonctionnant à des fréquences modérées [25].

Il a été noté [25] des désaccords entre les caractéristiques mesurées et celles simulées. Ces divergences pourraient être associées avec deux facteurs : (i) le changement de V_p due aux dimensions submicronique du composant et (ii) le mauvais contrôle dans la simulation de la conductance de sortie particulièrement à $V_{gs} = 0V$.

Pour éliminer la différence entre les valeurs mesurées et calculés, Ahmed et al [24] définissent la tension de pincement comme suite :

$$V_p = V_{p0} + V_{ds} + \Delta V_p \quad \text{I-8}$$

Où ΔV_p le changement géométrique de V_p est donnée par [26]

$$\Delta V_p = \left(\frac{4a}{3L_g} \right) V_{p0} \quad \text{I-9}$$

L_g : La longueur de grille.

Ainsi, la relation proposée par Ahmed et al [24] pour simuler les caractéristiques $I_{ds}(V_{ds})$ des MESFETs GaAs submicroniques est la suivante :

$$I_{ds} = I_{dss} \left[1 - \frac{V_{gs}}{V_{p0} + \Delta V_P + \gamma V_{ds}} \right]^2 \tanh(\alpha V_{ds})(1 + \lambda V_{ds}) \quad \text{I-10}$$

λ est la constante empirique supplémentaire associé à la conductance de sortie du composant. L'équation (I-10) comporte six paramètres I_{dss} , V_{p0} , ΔV_P , α , γ et λ . Les trois premiers : I_{dss} , V_{p0} , ΔV_P peuvent être déterminés facilement en connaissant la densité de dopage et la géométrie du dispositif, alors que les autres sont des constantes empiriques [24].

Afin de démontrer la validité du modèle proposé, plusieurs composants MESFET GaAs de différentes dimensions ont été choisis avec la longueur nominale de grille variable entre 200 et 230 nm et des mesures des caractéristiques $I_{ds}(V_{ds})$. La figure I-8 (b) regroupe les caractéristiques $I_{ds}(V_{ds})$ mesurées et calculées par le modèle d'Ahmed et al et (a) d'après le modèle de Kacprzak et Materka pour un MESFET GaAs de 0.2 μm de longueur de grille. Notons que la précision de ce modèle, pour les faibles valeurs de la conductance de sortie, semble être acceptable à comparer aux résultats expérimentaux. Quant au modèle d'Ahmed, il montre une bonne concordance avec l'expérimental aussi bien pour les faibles valeurs de V_{gs} que pour les valeurs plus élevées [24].

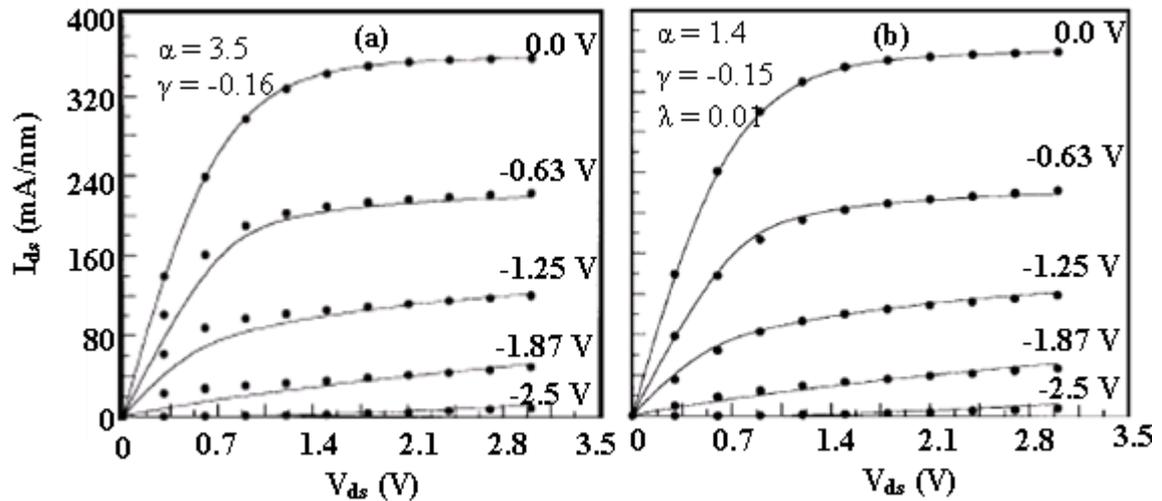


Fig I-8 Caractéristiques $I_{ds}(V_{ds})$ mesurées et calculées pour un MESFET GaAs, (a) calculées par modèle de Kacprzak et Materka [22], (b) calculées par modèle d'Ahmed et al [24].

Les caractéristiques de sortie $I_{ds}(V_{ds})$ simulées et mesurées pour un composant de longueur de 0.2 μm qui présente une conductance élevée et en régime de saturation, sont présentés dans la figure I-9, pour les composants de conductance de sortie élevée. La précision du

modèle de Kacprzak et Materka se dégrade. Mais le modèle d'Ahmed et al est mieux adapté pour des caractéristiques relevées aussi bien en régime linéaire qu'en celui de saturation, à $V_{gs} = 0$ V. Notons que l'erreur entre les valeurs, du courant de drain-source, mesurées et celles calculées d'après le modèle de Kacprzak et Materka [22] est de 13.95 alors que d'après le modèle d'Ahmed et al [24] cette erreur est égale 1.2 [24].

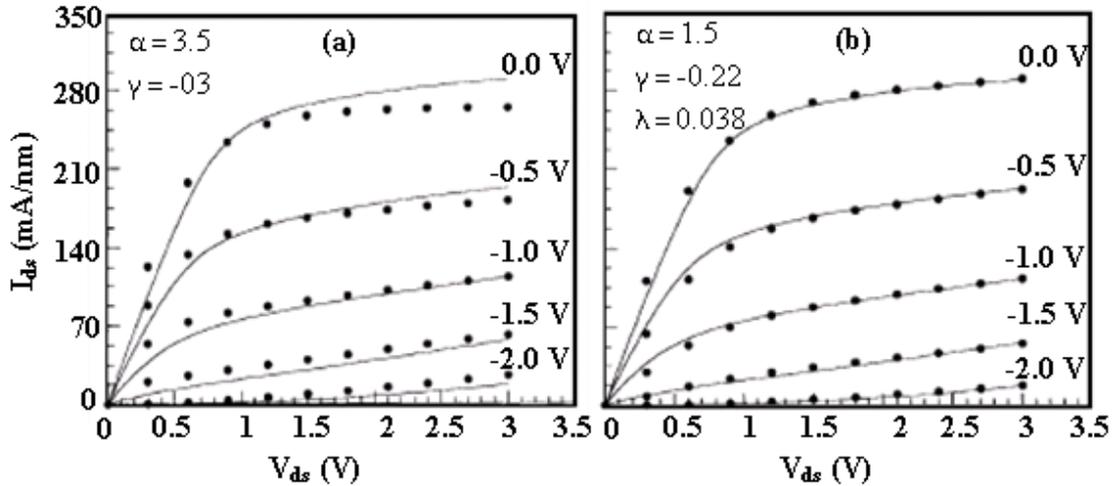


Fig I-9 Caractéristiques de sortie $I_{ds}(V_{ds})$ simulées et mesurées pour un composant de longueur de $0.2 \mu\text{m}$, (a) simulées par Kacprzak et Materka [22], (b) simulées par Ahmed et al [24].

I-3-4 Modèle de McNally et Daniels

L'un des inconvénients des modèles précédents est leurs faiblesses relatives à la prise en compte des effets de modulation des tensions de grille-source V_{gs} [30]. McNally et Daniels [30] proposent un nouveau modèle pour exprimer les caractéristiques $I_{ds}(V_{ds})$ des MESFETs GaAs, qui rend compte de l'effet de modulation de la tension V_{gs} et donne des résultats précis pour des dispositifs avec une longueur de grille $L_g < 0.23 \mu\text{m}$. Malgré certaines inexactitudes qui persistent dans la région linéaire de fonctionnement [30], ce modèle présente une amélioration importante à comparer à celui d'Ahmed.

La relation du courant de drain en fonction de V_{gs} et V_{ds} proposé par McNally et Daniels [30] est la suivante :

$$I_{ds} = \beta_{eff} \left(1 - \frac{V_{gs}}{V_p + \Delta V_p}\right)^2 \tanh(\alpha V_{ds})(1 + \lambda V_{ds}) \quad \text{I-11}$$

Où $V_p = V_{p0} + \gamma V_{ds}$, $\beta_{eff} = \beta / (1 + \mu V_{gst})$ et $V_{gst} = V_{gs} - V_p$

La figure I-10 présente les caractéristiques $I_{ds}(V_{ds})$ mesurées et calculées d'après les modèles d'Ahmed, McNally et Daniels pour un MESFET GaAs avec longueur de grille de $0.2 \mu\text{m}$. Notons que ce dernier modèle donne des résultats assez proches des valeurs mesurés.

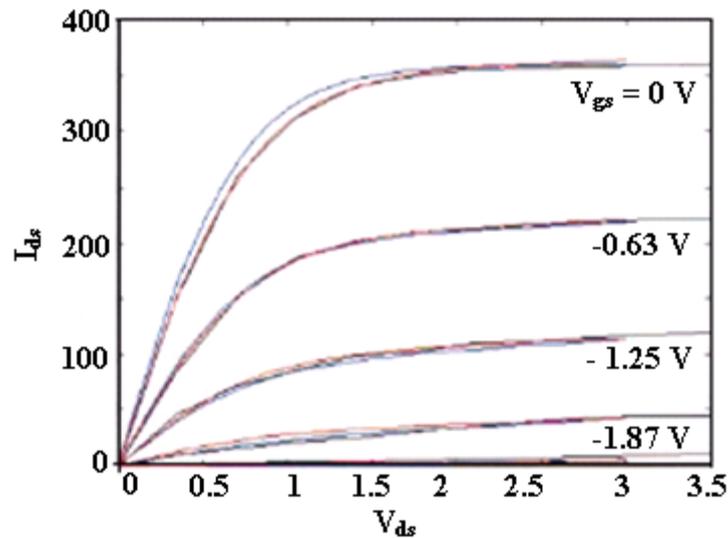


Fig I-10 $I_{ds}(V_{ds})$ mesurées (—) et calculées d'après Ahmed (—) et McNally et Daniels (—) [30].

I-3-5 Modèle d'Islam et Zaman

Un autre modèle pourrait être un outil important pour l'avenir de la conception des circuits intégrés à base de MESFET GaAs de longueur de grille submicronique. Ce modèle est basé sur celui d'Ahmed et al avec l'introduction de l'effet de polarisation drain-source et grille-source sur la conductance de sortie. Ce modèle utilise sept paramètres pour exprimer les caractéristiques $I_{ds}(V_{ds})$ des MESFETs GaAs submicroniques [2].

Les courants qui traversent le canal et le substrat pour des MESFETs GaAs submicroniques sont représentés dans la figure I-11.

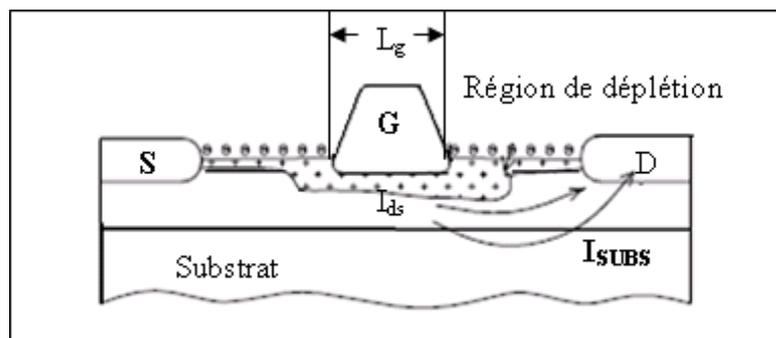


Fig I-11 Courant à travers le canal et le substrat pour un MESFET sub-micron [2].

Pour le modèle d'Ahmed et al [24] (équation I-10) l'effet de V_{gs} sur la conductance de sortie dans la région de saturation a été négligé. Or, une forte polarisation de la grille conduit à un élargissement de la région de déplétion. Par conséquent, une charge positive plus importante est stockée sous la grille en réponse à l'augmentation de la polarisation de grille. En termes de circuit, la région de déplétion peut être décrite par une capacité. Egalement, la conductance de sortie varie avec la variation de V_{gs} . Ce changement de la conductance de sortie se produit à la fois avant et après la saturation pour les MESFETs GaAs submicronique, le changement de V_{gs} induit des variations dans la conductance de sortie due au courant de substrat [2].

De même pour V_{ds} , lorsque la vitesse de dérive des électrons atteint la saturation, un champ électrique plus élevé est observé du côté drain, sous la grille. La valeur maximale de ce champ peut atteindre plusieurs centaines de KV/cm. Ainsi, les électrons chauffent et leur passage vers le substrat augmente induisant le courant de substrat, I_{sub} (figure I-11). Ce courant augmente la conductance de sortie [2].

La conductance de sortie change avec le changement de V_{gs} uniquement lors de l'apparition du courant de saturation. Le courant parasite du substrat dépend des deux tensions : V_{gs} et V_{ds} et joue un rôle important quand le MESFET GaAs fonctionne en régime de saturation. Par conséquent la conductance de sortie dépend non seulement du V_{ds} mais également de V_{gs} [2].

Pour ajouter l'effet de V_{gs} sur la conductance de sortie Islam et Zaman [2] modifient le terme $(1+\lambda V_{ds})$ de l'équation (I-10) à $(1+\lambda V_{ds}+\beta V_{gs})$ en introduisant une autre constante β [2]. Ainsi, l'équation (I-10) devient :

$$I_{ds} = I_{dss} \left[1 - \frac{V_{gs}}{V_{P0} + \Delta V_P + \gamma V_{ds}} \right]^2 \tanh(\alpha V_{ds}) (1 + \lambda V_{ds} + \beta V_{gs}) \quad \text{I-12}$$

Dans la simulation des caractéristiques $I_{ds}(V_{ds})$ pour différentes structures MESFETs GaAs, la comparaison du modèle proposé à celui d'Ahmed et al [24] montre une excellente précision pour tous les composants et presque pour toutes les tensions de polarisations (figure I-12). L'insuffisance principale du modèle d'Ahmed et al est que les effets de la polarisation de grille V_{gs} sur la conductance de sortie g_d en régime de saturation ont été ignorés [2].

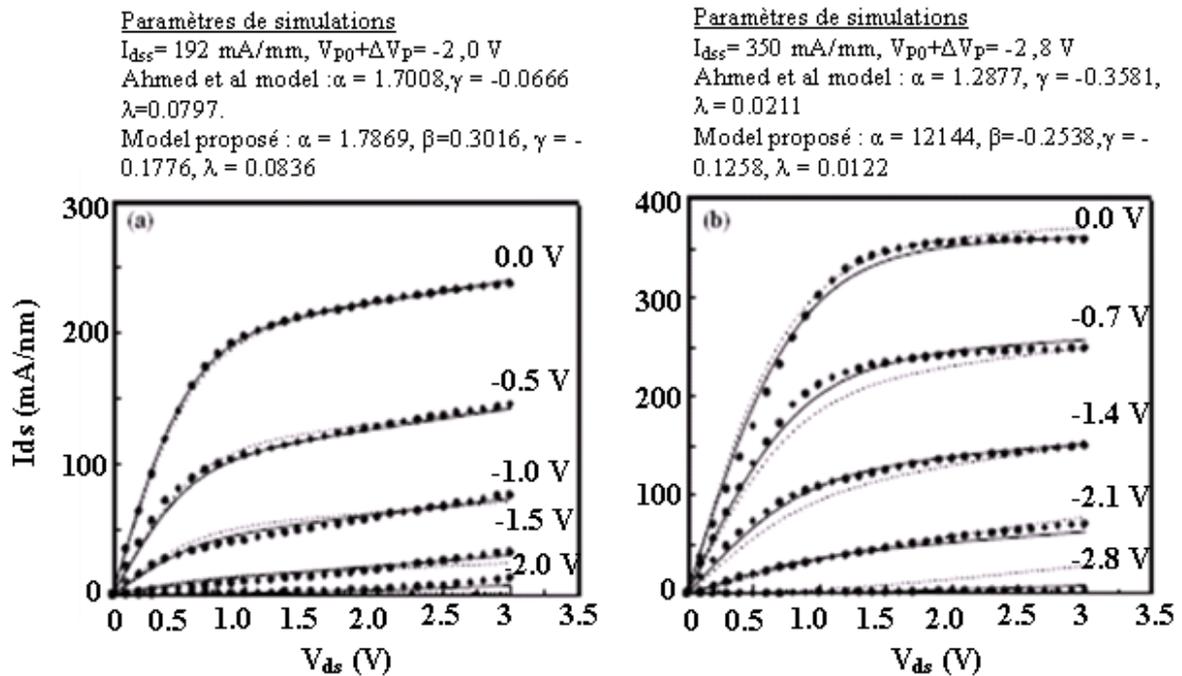


Fig I-12 $I_{ds}(V_{ds})$ du MESFETs GaAs : (•) mesurées (a) par [27], (b) par [28]. (—) simulation de modèle d'Ahmed et al [24], (- - -) simulation de modèle d'Islam et Zaman [2].

Appliqué à différentes MESFETs GaAs submicroniques et à différentes conditions de polarisation, le modèle d'Islam et Zaman montre une grande précision. Ce modèle explicite également qu'il n'était pas possible de prédire les caractéristiques $I_{ds}(V_{ds})$ de ces composants sans prendre en compte l'effet de V_{gs} sur la conductance de sortie.

I-3-6 Modèle Memon et al

Dans la technologie des circuits intégrés analogiques et numériques, les MESFETs GaAs submicroniques sont fortement utilisés en raison de leurs propriétés : faible bruit et grand gain. Par conséquent, le recours à un modèle simple et de grande précision est un critère requis. Les modèles précédents, utilisés dans la simulation et la prédiction des caractéristiques des composants en fonction de leurs paramètres physiques, supposent que la jonction de la barrière Schottky est idéale et les composants sans états d'interface. Cependant, pour les MESFETs GaAs à grille submicronique, il est très difficile d'éliminer les états d'interface de la jonction Schottky. Ainsi, les caractéristiques des composants simulées via les modèles précédents ne peuvent être déterminées avec une précision acceptable [29].

Généralement, les modèles antérieurs sont basés sur (i) le principe que le courant de drain-source I_{ds} a une dépendance carré en fonction de V_{gs} et il se rapproche de zéro à $V_{gs} = V_p$ et (ii) l'utilisation de la fonction tangente qui donne la souplesse nécessaire pour déterminer les caractéristiques $I_{ds}(V_{gs}, V_{ds})$ pour toutes les tensions appliquées avant l'avalanche du composant. De plus, ils appliquent les relations (I-13) pour déterminer la tension de pincement V_p et ses variations introduites par la géométrie submicronique du composant [29] :

$$V_p = \frac{qNa^2}{2\epsilon_s} - \varphi_b \quad \text{et} \quad \Delta V_p = \frac{4a}{3L_g} V_{p0} \quad (\text{I-13})$$

La définition de V_p donnée par l'équation (I-13) montre qu'il ya une dépendance non-linéaire entre la tension de pincement V_p et l'épaisseur du canal, a . Toutefois, dans les MESFETs GaAs submicronique, on relève souvent une densité finie des états d'interface. Ainsi, le pincement idéal tel que donnée par l'équation (I-13) n'est pas observé [29].

En supposant que les états d'interface se manifestent comme des pièges ou des porteurs libres, le potentiel V_{gs} , initialement appliqué, est consommé tout d'abord par ces charges. Une fois ces états sont complètement remplis, l'augmentation de V_{gs} contrôle la région de déplétion plus efficacement et les composants retrouvent leurs caractéristiques normales [29].

Pour simuler les caractéristiques de sortie d'un MESFET GaAs, la tension de grille-source, V_{gs} , a été modifié dans le modèle d'Ahmed et al par la tension grille-source efficace V_{eff} qui est définie par la relation suivante [29] :

$$V_{eff} = \frac{V_{gs}}{1 + \eta \exp(\gamma V_{gs})} \quad \text{I-14}$$

Alors l'équation de courant I_{ds} proposé par Memon et al [29] est comme suite :

$$I_{ds} = I_{dss} \left[1 - \frac{V_{eff}}{V_{p0} + \Delta V_p + \gamma V_{ds}} \right]^2 \tanh(\alpha V_{ds})(1 + \lambda V_{ds}) \quad \text{I-15}$$

η est une constante qui affiche la qualité de la barrière Schottky, $\eta = 0$ signifie que la barrière Schottky est proche de l'idéal et les effets des états d'interface sont négligeables. Par contre, pour des valeurs de η supérieures à zéro, indique que la consommation du potentiel V_{gs} à travers la zone est inter-faciale [29].

La figure I-13 représente les caractéristiques de sortie observées et simulées d'un MESFET GaAs ($0.23 \times 100 \mu\text{m}^2$), les paramètres de ce composant sont : $N = 5.10^{17} \text{cm}^{-3}$, $a = 90 \text{ nm}$, $\varphi_b = 0.45 \text{ V}$, $V_P = -2.34 \text{ V}$, $\Delta V_P = -1.24 \text{ V}$. Ces données montrent que le composant doit être pincé à -3.58 V . Cependant la tension de pincement observée d'après la figure I-13 est de -4 V , cet écart peut être attribué à la consommation de la tension V_{gs} par la zone interfaciale.

La comparaison des résultats expérimentaux aux simulations via de modèle de Memon et al [29] et celui d'Ahmed et al [24] montre clairement le manque de précision du modèle d'Ahmed et al [24] surtout pour les faibles polarisations de V_{gs} . Cependant, ces précisions s'améliorent lorsque V_{gs} augmente. D'autre part, la simulation des caractéristiques $I_{ds}(V_{gs}, V_{ds})$ par l'utilisation de l'équation (I-15) est bon accord avec les résultats expérimentaux, en particulier dans la région de saturation. Pour confirmer la validité de l'équation (I-15), un autre dispositif similaire à celui de la figure (I-13) mais avec une tension de pincement plus élevé a été également simulé. Les résultats sont présentés sur la figure (I-14).

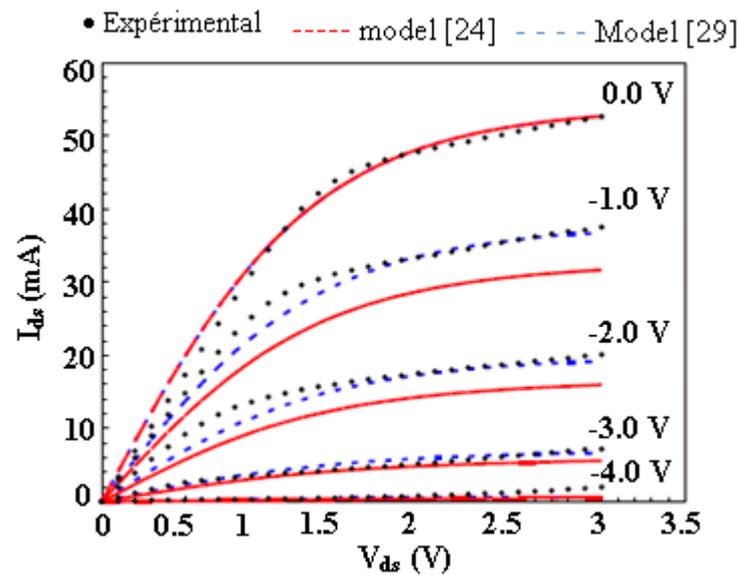


Fig I-13 Caractéristiques de sorties simulées et observées pour un MESFET GaAs de $0.23 \times 100 \mu\text{m}^2$ [29].

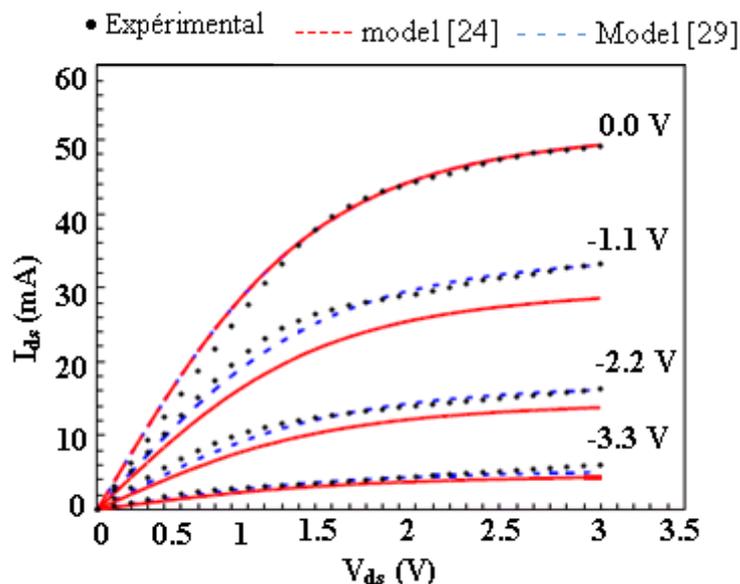


Fig I-14 Caractéristiques de sorties simulées et observées pour un MESFET GaAs de $0.23 \times 100 \mu\text{m}^2$ [29].

Les deux figures (1-13) et (1-14) montrent que le modèle proposé par Memon et al [29] est une approche générale qui permet de simuler des caractéristiques de sortie des MESFETs GaAs dans différentes conditions de polarisations grille-source V_{gs} [29].

I-4 Anomalies basses fréquences

Le transistor MESFET GaAs, utilisé dans diverses applications, présente parfois des anomalies lorsqu'il fonctionne en basses fréquences telles que la dispersion fréquentielle de la transconductance et de la conductance de sortie, l'hystérésis dans les caractéristiques $I_{ds}(V_{ds})$ et l'oscillation. Ces anomalies rendent la compréhension des propriétés de ce composant plus complexe et apportent quelques perturbations dans la conception de circuits intégrés. Elles ont été attribuées à la présence des pièges dans le GaAs. Cependant, le type de ces pièges ainsi que leur localisation, dans les différentes parties qui constituent la structure du composant, restent encore non bien définis.

La conception et la simulation des circuits à base de transistor MESFET GaAs, nécessitent l'élaboration de modèles électriques permettant l'analyse des phénomènes physiques et la prédiction des performances (gain, bruit, etc.) de ce composant. Le modèle le plus utilisé est celui de K. Horio and Y. Fuseya [31], qui propose un circuit équivalent du MESFET GaAs en tenant compte de l'origine de chaque élément constitutif. L'ensemble des éléments peut être regroupé deux catégories : une partie intrinsèque qui présente la partie

active du composant et une deuxième extrinsèque qui représente les termes d'accès et connectiques.

Parmi les éléments intrinsèques, on peut citer la transconductance, la conductance de sortie et la capacité d'entrée (capacité grille-source). La dispersion fréquentielle de ces éléments a été observée par plusieurs chercheurs qui utilisent différentes techniques de mesure [12, 34, 54,55]. Cette dispersion a un grand impact sur les performances des composants et elle constitue un sérieux problème pour beaucoup de circuits analogiques et numériques.

I-4-1 Dispersion fréquentielle de la transconductance

La dispersion fréquentielle de la transconductance a été observée tout d'abord dans les JFET Si [56], et puis dans les MOSFET GaAs [57] et les MISFET GaAs [58], où une augmentation de la transconductance avec la fréquence se produit dans le cas où des pièges sont présents dans la région d'espace au dessous de la grille. Au contraire, dans le cas du MESFET GaAs, une diminution de g_m avec l'augmentation de la fréquence a été observée [59], en particulier lorsque le composant fonctionne à faible tension de drain, c.-à-d en région ohmique. Ce phénomène a été attribué à la présence des pièges localisés sous les surface entre les contacts [32, 55]. Dans ce contexte, les variations de la transconductance en fonction de la fréquence obtenue par Graffeuil et al [55] sur plusieurs composants submicroniques présenté dans la figure I-15.

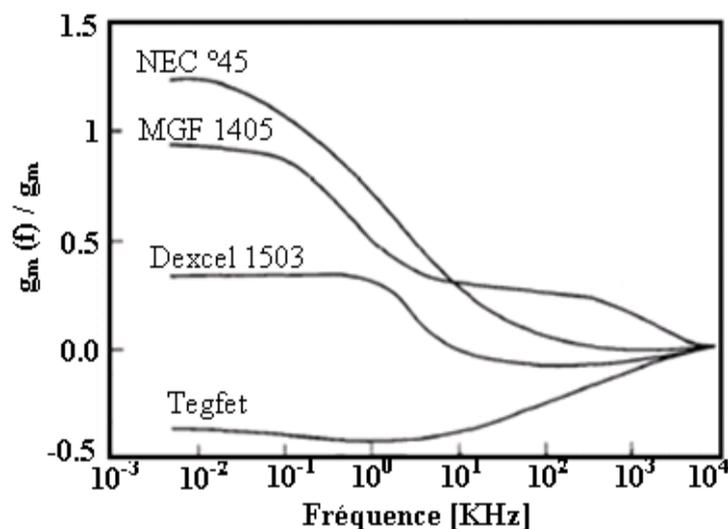


Fig I-15 Variation de la transconductance en fonction de la fréquence pour plusieurs MESFETs GaAs Submicroniques [55].

L'origine de la dispersion fréquentielle de la transconductance a été étudiée par plusieurs chercheurs. Ozeki et al [32] ont montré que la dispersion fréquentielle de la transconductance est causée par l'échange de charge par la surface des états existant entre la source et la grille. Graffeuil et al [55], l'ont attribué à l'existence des états de surface localisés dans les zones dépeuplées sous les surfaces entre contacts. Lo et al [33] ont également expliqué le mécanisme de l'effet des états de surface sur la dispersion fréquentielle de la transconductance. Ils ont clairement montré que les électrons de pièges de surface provoquent une dispersion positive de la transconductance dans la région linéaire de fonctionnement du MESFET GaAs, tandis que les trous provoquent la dispersion négative [33].

La figure I-16 montre la dispersion fréquentielle de la transconductance pour un MESFET GaAs à tension grille-source $V_{gs} = 0$ V, les tensions V_{ds} sont appliquées différemment pour comparer entre les deux régions de fonctionnement linéaire et saturation. Dans la région linéaire ($V_{ds} < 0.8$ V) la transconductance augmente légèrement avec la fréquence d'environ 5%. Au contraire dans la région de saturation ($V_{ds} > 1.0$ V) la transconductance décroît par 15% [34].

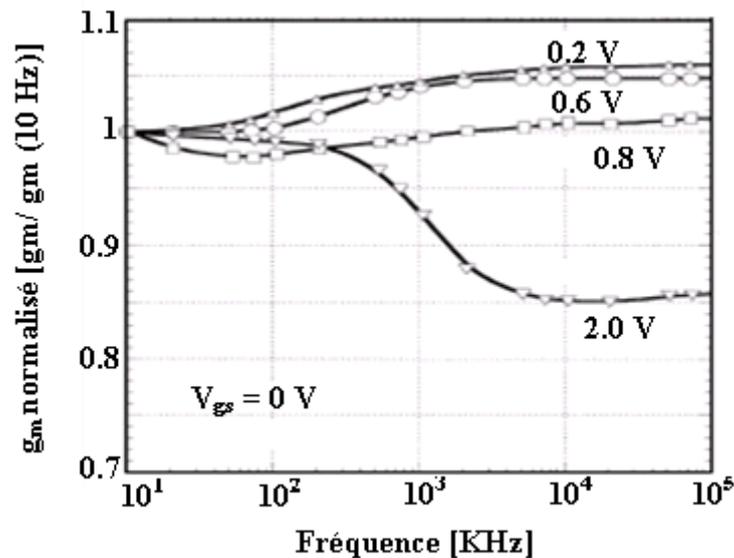


Fig I-16 Transconductance en fonction de la fréquence à différentes valeurs de V_{ds} [34].

Dans la région linéaire, une dispersion fréquentielle positive de la transconductance est observée. Cette dispersion est causée par les pièges de surface localisés entre la source et la

grille. Ces pièges ont une concentration d'ordre 10^{12} cm^{-2} et énergie d'activation de 0.42 eV.

Mais, dans la région de saturation on observe une dispersion négative causée par un autre type de pièges et différents mécanismes. Afin de déterminer les caractéristiques des pièges qui causent la dispersion négative, deux MESFETs GaAs avec et sans couche P enterrée (sous le canal) ont été étudiés. Les résultats obtenus montrent que l'énergie d'activation de la dispersion fréquentielle est égale à 0.42 V et 0.73 eV respectivement pour le MESFET GaAs sans et avec la couche P enterrée. Ces résultats montrent que la dispersion dans la région de saturation est causée par les pièges à l'interface canal-substrat. Dans le MESFET avec la couche P enterrée, le niveau de Fermi à l'interface canal-substrat est inférieur à celui dans le MESFET sans couche P enterré, ce qui entraîne le niveau de Fermi coïncide avec les pièges les plus profonds et rend l'énergie d'activation supérieure. Dans la région de saturation, le champ électrique est élevé et une couche d'accumulation d'électrons est formée dans le canal. Cette charge d'espace négative rend le potentiel dans le canal plus faible coté de grille-drain où le courant de drain est plus grand avec grande polarisation de grille. Lorsque les pièges existent à l'interface canal-substrat, les électrons sont émis par les pièges à faible potentiel et une augmentation lente de courant de drain, signifie que la transconductance est plus grande à basse fréquence et provoque la dispersion fréquentielle négative.

Cette étude montre que la dispersion fréquentielle de la transconductance est évidemment causée par deux types de pièges de niveau profond dans les MESFET GaAs [34]. Les deux types de dispersions (positive et négative) sont illustrés dans la figure I-17. Dans la région linéaire (faible polarisation de drain-source), l'effet des états de surface est dominant à cause du faible champ électrique à l'interface canal-substrat. Cependant, dans la région de saturation, avec des champs électriques élevés, l'effet des pièges à l'interface canal-substrat devient dominant et la dispersion de la transconductance devient négatif [34].

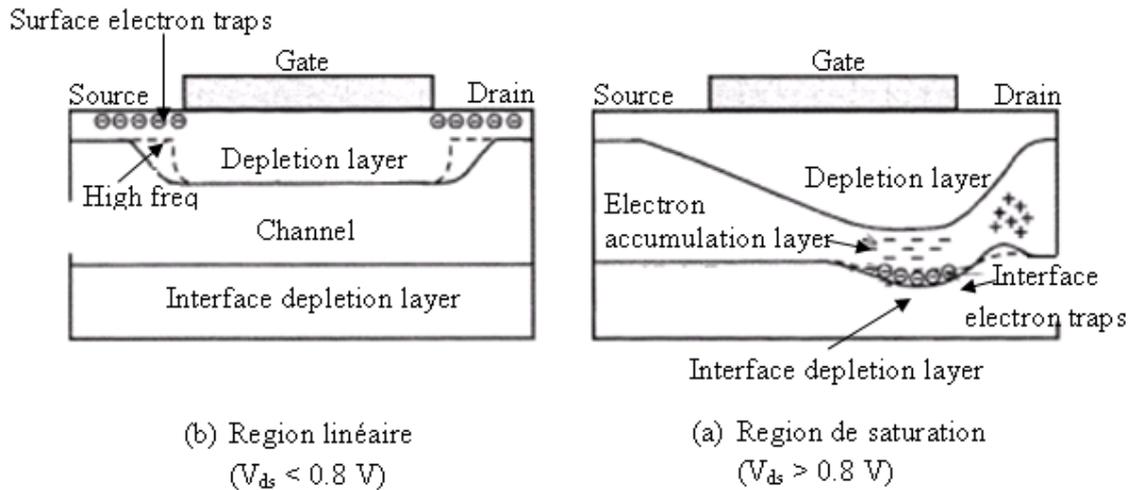


Fig I-17 Origine de deux types de dispersion fréquentielle de la transconductance, (a) dans la région linéaire, (b) dans la région de saturation [34].

I-4-2 Dispersion fréquentielle de la conductance de sortie

C'est bien connu que la conductance de sortie g_d du MESFET GaAs fabriqué sur substrat semi-isolant est dépendante de la fréquence (au-dessous de 1 MHz) [35-40]. La valeur mesurée de la conductance de sortie à basse fréquence diffère considérablement de celui à haute fréquence. Le changement dans la conductance de sortie varie largement selon les conditions de polarisations et la structure du composant. Ce changement a un grand impact sur les performances des composants et c'est un sérieux problème pour beaucoup de circuits analogiques et numériques [12]. A haute fréquence la conductance de sortie sature et la fréquence de saturation est très sensible à la température de fonctionnement [37, 40,41]. Souvent, les pièges sont évoqués comme responsable de ce changement. Plusieurs études ont été effectuées pour comprendre ce phénomène en relation avec les effets des pièges.

La figure I-18 représente les variations de la conductance de sortie en fonction de la fréquence. Il est très clair que la valeur de la conductance de sortie à basse fréquence est inférieure à celle observée en haute fréquence. Notons que pour une fréquence supérieur à 10^3 Hz, la conductance de sortie sature quelque soit la fréquence [12].

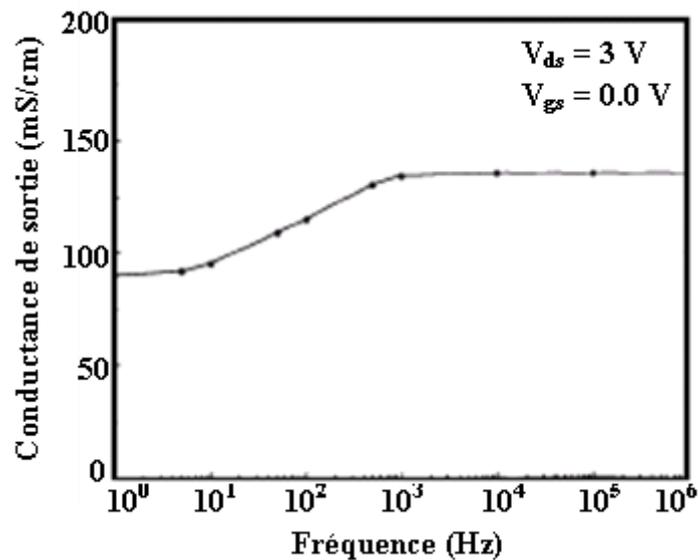


Fig I-18 Conductance de sortie en fonction de la fréquence à $V_{ds} = 3 \text{ V}$ et $V_{gs} = 0 \text{ V}$ [12].

Plusieurs études [37, 38, 42] révèlent que le piégeage d'électrons à l'interface canal-substrat a été indiqué comme le mécanisme responsable de la dispersion fréquentielle de la résistance de sortie (inverse de la conductance de sortie). D'autres confirment que les pièges à l'interface canal-substrat sont les responsables de la dispersion de la conductance de sortie [34]. En régime linéaire, le faible champ électrique réduit les variations de $g_d(f)$. Cependant, en régime de saturation les variations de la tension de drain-source influencent directement la largeur de la région de déplétion à l'interface qui cause une grande dispersion fréquentielle [34]. Les grandes valeurs de V_{ds} facilitent la capture des électrons de pièges à l'interface et diminuent le courant de drain. Quant aux hautes tensions de drain-source, elles augmentent le potentiel à l'interface canal-substrat. Comme un petit changement de la région d'accumulation induit par l'augmentation de V_{ds} a moins d'effet sur le changement du potentiel, la conductance de sortie exhibe une dispersion positive [34].

Canfield et al [37] ont indiqué que les états de surface jouent également un rôle dans ce comportement. Cette explication a également été donnée par d'autres chercheurs [43-45]. Certains chercheurs impliquent les trous des pièges où l'injection des trous se fait à partir de l'interface canal-substrat, c'est le phénomène de backgating [49-51]. Plusieurs études indiquent que la présence des pièges de type EL2 dans le GaAs sont les responsables sur la

dispersion fréquentielle de la conductance de sortie [12, 46, 47]. Ces pièges sont dominants dans le GaAs et ont une constante de temps approximativement de 17 ns à la température ambiante [48]. L'augmentation de la concentration de ces pièges induit une décroissance dans la conductance de sortie. Ce phénomène peut être expliqué par la décroissance du courant de substrat qui est fonction de la concentration de ces pièges et de la concentration des accepteurs peu profonds [12]. A basse fréquence, les niveaux peu profonds peuvent suivre le signal appliqué, la conductance de sortie sera plus grande. Cependant, à haute fréquence les pièges seront incapables de suivre le signal, les électrons seront dispersés dans la région du substrat, où ils resteront emprisonnés. Cette charge négative des pièges aide le pincement du canal, entraînant une augmentation de la conductance de sortie qui sature pour les hautes fréquences [37].

I-4-3 Dispersion fréquentielle de la capacité d'entrée

La capacité active d'un dispositif MESFET GaAs est un paramètre clé pour déterminer les performances potentiel d'un circuit intégré analogique à base d'un MESFET GaAs. Les capacités actives pour les MESFET GaAs sont la capacité grille-source C_{gs} et la capacité grille-drain C_{gd} . Ces capacités traduisent la variation de la charge de la zone dépeuplée sous la grille respectivement pour une polarisation donnée. Elles peuvent être déterminées via l'analyse conventionnelle petit signal en l'absence de pièges. Ces capacités montrent une dispersion qui se traduit par une décroissance avec l'augmentation de la fréquence ($f < 100$ KHz), ces variations fréquentielles sont facilement observables sur les transistors à grille large [52]. La charge dépeuplée dans la jonction canal-substrat affecte les capacités C_{gs} et C_{gd} qui sont des fonctions de V_{ds} et V_{gs} [53].

La capacité d'entrée C_{gs} d'après le modèle de Graffeuil et al [54] peut être obtenue par la relation suivante :

$$C_{gs} = C_g + 2I_m [Y_0/th(\zeta L_{GS})]/\omega \quad \text{I-16}$$

Où $I_m(Y)$ est la partie imaginaire de Y .

Y_0 : admittance caractéristique.

L_{GS} : la distance entre la grille et la source

ζ : constante de propagation

ω : pulsation ($\omega=2\pi f$)

Les variations expérimentales de C_{gs} d'un dispositif MESFET de puissance sont données dans la figure I-19 dans la gamme de fréquence [100 Hz- 1 MHz] et comparées avec les variations théoriques calculées à partir de l'équation I-16. La diminution de la capacité C_{gs} avec l'augmentation de la fréquence a été observée [54]. Dans leurs investigations, Graffeuil et al confirment que les pièges de surface jouent un rôle important [54].

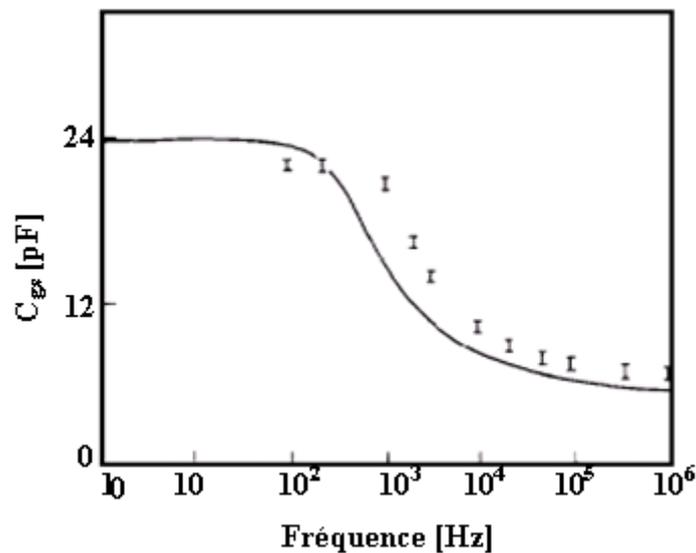


Fig I-19 Variations expérimentales (I) et théoriques (----) de C_{gs} en fonction de la fréquence [54].

I-5 Conclusion

Dans ce chapitre, nous avons présenté tout d'abord la structure et le principe de fonctionnement du transistor MESFET GaAs qui est largement utilisé dans les applications hyperfréquences et les applications micro-onde analogique et digitale. Ensuite, nous avons détaillé plusieurs modèles proposés pour modéliser les caractéristiques I-V dans les MESFET GaAs. Ces modèles sont basés sur la connaissance des phénomènes physiques qui apparaissent dans ces composants, les paramètres technologiques et géométriques du dispositif. Ces modèles aident beaucoup au développement de la conception des circuits intégrés. Chaque modèle montre ses efficacités dans certaines conditions limitées. Comme dernière partie, nous avons présenté la dispersion fréquentielle de certains éléments du MESFET GaAs : la conductance de sortie, la transconductance et les capacités C_{gs} et C_{gd} .

Ces anomalies attribuées à la présence de pièges, de surface ou à l'interface canal-substrat, dans ces dispositifs. Ces anomalies constituent un problème sérieux pour beaucoup de circuits analogiques et numériques et restent un sujet de recherche important.

Chapitre II :

Effet thermique dans le transistor MESFET GaAs

II-1 Introduction

De nos jours, plusieurs chercheurs s'intéressent à l'étude et l'élaboration de semi-conducteurs et des composants pour des applications à haute température, haute puissance et haute fréquence [1]. La demande industrielle de la technologie électronique à haute température capable de fonctionner jusqu'à une température de 600 °C a augmenté ces dernières années [2]. Parmi les nombreuses applications de cette technologie, on peut citer : les systèmes de gestion automatique de moteur [3], drill intelligente pour l'exploration souterraine [4], exploration de l'espace et technologie de satellite [5], la commande des charges pour réduire le refroidissement dans différentes d'applications militaires, et dans l'industrie aérospatiale pour mener à la recherche d'une technologie qui peut répondre à ses exigences [2].

Lors de leur fonctionnement, il arrive fréquemment que les composants sont soumis à des effets thermiques importants qui induisent des variations dynamiques lentes [6]. Dans, le cas particulier du MESFET GaAs, on distingue deux raisons principales pour le changement des paramètres du transistor avec la température : les variations des concentrations des porteurs en fonction de la température et celles de la mobilité. Tous les deux diminuent lorsque la température augmente. Cette diminution de concentration des porteurs réduira le courant dans le canal et la diminution de la mobilité produira de faibles valeurs de la transconductance et de la conductance de sortie à haute température.

Dans ce chapitre, nous présentons l'effet thermique dans le MESFET GaAs en trois étapes. Tout d'abord, nous nous intéressons à l'influence de la température sur les paramètres physiques de GaAs. Ensuite, nous abordons l'influence de la température sur les performances du transistor. Finalement, nous étudions, plus en détail, l'influence de température sur la conductance de sortie.

II-2 Influence de la température sur les paramètres physiques du GaAs

Les caractéristiques d'un semi conducteur telles que le gap, E_g , la constante diélectrique ϵ_r , la mobilité μ , la vitesse de saturation et la conductivité thermique sont influencés par la température. Ces paramètres ont beaucoup d'effets sur le courant et les capacités du MESFET GaAs. Par exemple, une augmentation de la vitesse de saturation des électrons provoquée par une variation de la température conduit à une amélioration de l'unité de fréquence de coupure dans les FETs. Dans ce paragraphe nous présentons l'effet de température sur les paramètres cités précédemment.

II-2-1 Influence sur le gap

Dans un semi-conducteur, l'énergie de la bande interdite ou le gap, E_g , représente la quantité d'énergie nécessaire à un électron pour passer de la bande de valence à la bande de conduction lorsque celui-ci est soumis à une excitation. Sous l'effet de la température, cette énergie subit une diminution avec l'augmentation de la température. Plus précisément, elle dépend de la température selon la relation suivante [7] :

$$E_g(T) = E_g(0^\circ K) - \frac{\alpha T^2}{T+B} \quad \text{II-1}$$

Où la température T est exprimée en Kelvin; $E_g(0^\circ K)$, α et B des paramètres caractéristiques de chaque semi conducteur. Notons que pour l'arséniure de gallium, $E_g(T)$ devient [8] :

$$E_g(T) = 1.54 - \frac{5.4 \times 10^{-4} T^2}{T+204} \quad \text{II-2}$$

Dans le cas de l'AlGaIn et le GaAs, la bande interdite diminue d'environ 0.1 eV lorsque la température passe de 25 à 250°C, ceci signifie que la tension de claquage diminue lorsque la température augmente [9].

II-2-2 Influence sur la mobilité μ

L'augmentation de la température crée des perturbations dans le réseau cristallin qui affectent la mobilité des porteurs. Cette dernière diminue lorsque la température augmente provoquant ainsi une réduction du courant dans les transistors. La figure II-1 représente l'influence de la température sur la vitesse de dérive des porteurs dans le GaAs en fonction du champ électrique pour différentes température mesurée par Shur [10]. Il est clair que la

vitesse diminue quand la température augmente. Ceci confirme les résultats précédents sachant que dans la région linéaire, la mobilité est la constante de proportionnalité entre la vitesse et le champ électrique.

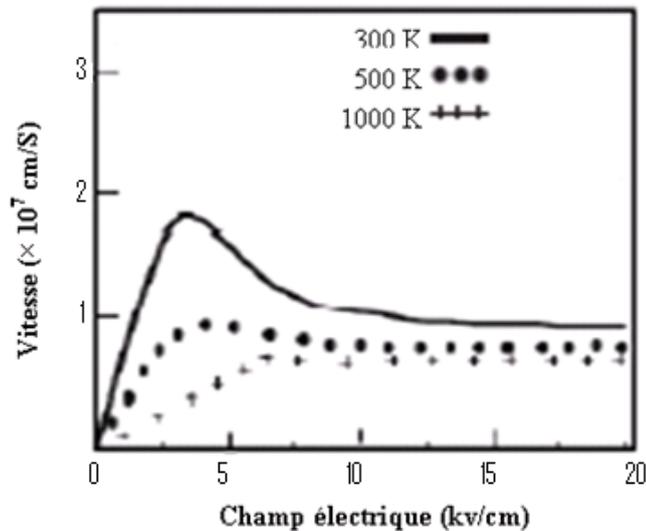


Fig II-1 Vitesse de dérivé des porteurs dans le GaAs en fonction de champ électrique pour différente température [10].

II-2-3 Influence sur la conductivité thermique

Pour l'optimisation du composant, il est important d'étudier la dépendance de la température sur la conductivité thermique du matériau qui compose le substrat utilisé dans la réalisation du composant. Egalement, la conductivité thermique varie sensiblement en fonction de la température. Dans le cas des semi-conducteurs suivant : le GaN, le GaAs et le SiC, la variation de la conductivité thermique peut être décrite par la relation [9] :

$$K(T) = K_0 \cdot \left(\frac{T}{300}\right)^\alpha \quad \text{II-3}$$

Le tableau II-1 regroupe les paramètres de l'équation II-3 pour les trois semi-conducteurs.

	GaAs non dopé	GaAs fortement dopé	GaN	SiC
K_0 (W/mK)	45	30	190	414
α	-1.35	-1.35	-1.35	-1.5

Tab II-1 Paramètres de relation II-3 de la conductivité thermique [9].

La figure II-2 représente l'évolution de la conductivité thermique du SiC, GaN et le GaAs en fonction de la température. L'augmentation de la température implique la diminution de la conductivité thermique.

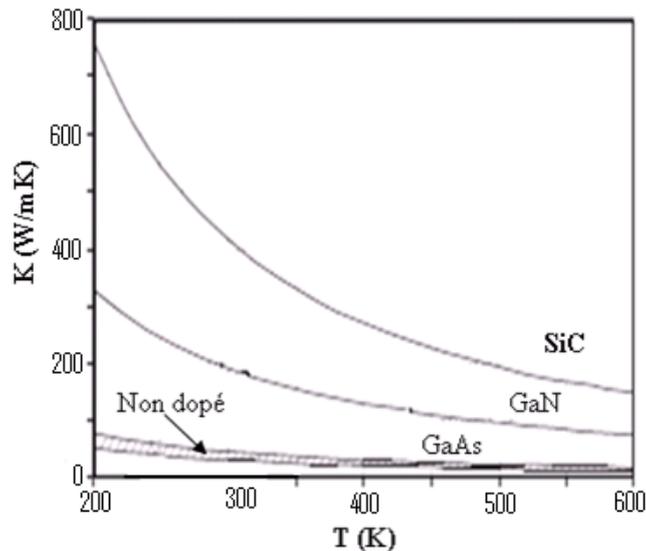


Fig II-2 Variations de la conductivité thermique du SiC, GaN et GaAs en fonction de la température [9].

II-3 Influence de la température sur les performances du MESFET GaAs

Les caractéristiques du MESFET varient considérablement avec la température. Dans ce paragraphe, nous présentons l'effet nuisible de la température sur plusieurs paramètres du composant tels que les caractéristiques $I_{ds}(V_{ds})$, le courant de fuite, la tension de seuil, le courant de drain, la résistance de sortie, la transconductance et le bruit.

II-3-1 Influence sur les caractéristiques $I_{ds}(V_{ds})$

Le MESFET à grande vitesse est prévu pour les applications numériques à grande vitesse. Cependant, les caractéristiques $I_{ds}(V_{ds})$ des MESFETs dépendent de la température. Or la stabilité dans le fonctionnement du MESFET, pour différentes polarisation, en fonction de la température est souvent demandée dans les circuits intégrés. Dans beaucoup de cas, les variations de courant de drain [13] induites par des variations de la température sont les plus considérées.

La figure II-3 (a) représente les caractéristiques de sortie $I_{ds}(V_{ds})$ à température ambiante, quant à la figure II-3 (b) montre le changement très important de ces courbes à $T = 300^{\circ}\text{C}$. Dans les deux cas la tension grille-source V_{gs} varie de 0.4 à -1.7 V [12]. Ce changement des caractéristiques est principalement due à l'augmentation du courant de fuite qui est produit thermiquement, par conséquent le substrat semi-isolant devient semi-conducteur [12].

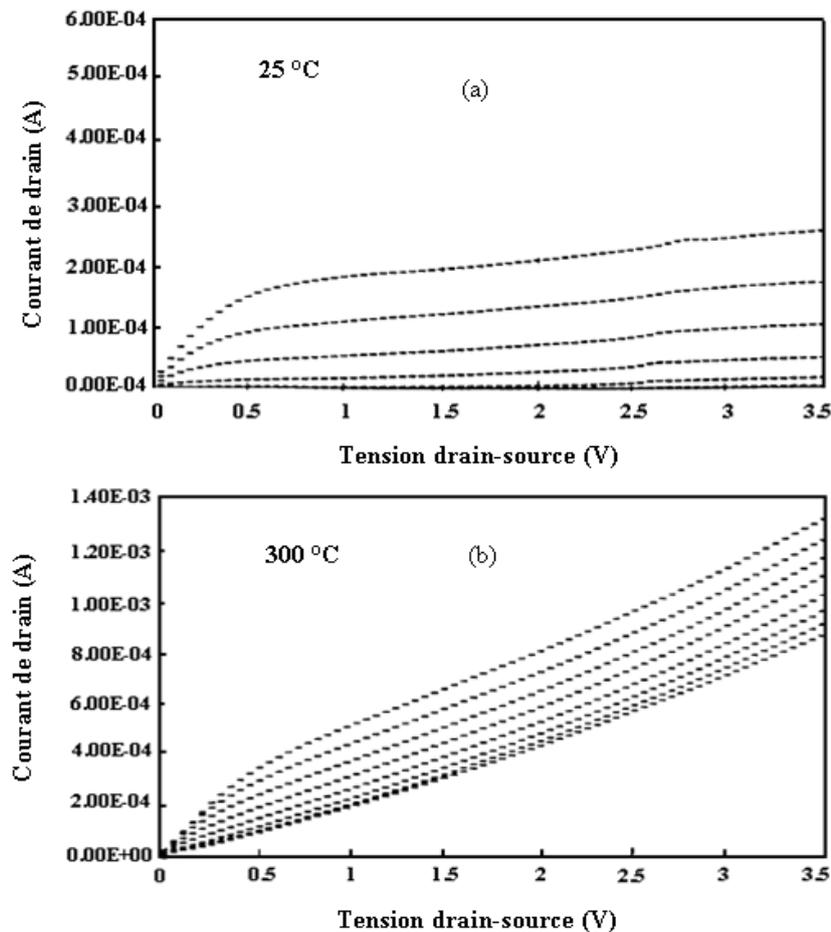


Fig II-3 Caractéristique $I_{ds}(V_{ds})$ pour MESFET de $20 \times 1 \mu\text{m}^2$
 (a) à 25°C et (b) à 300°C , V_{gs} varie de 0.4 à -1.7, $V_{sub} = 0 \text{ V}$ [12].

Les effets de courant de fuite peuvent être facilement observés par le suivi des changements dans la conductance de sortie du composant où de son inverse qui est la résistance de sortie. Pour un composant idéal, la pente dans la région de saturation devient nulle par conséquent le composant devrait avoir une résistance finie mais pour un composant pratique ce n'est pas le cas [12].

Le MESFET typique examiné a une résistance de $3 \text{ } \Omega$ à température ambiante. Cependant d'après la figure II-3 (b), la résistance de sortie a diminué sensiblement à 300°C due à l'augmentation du courant de fuite thermique [12].

La figure II-4 représente les caractéristiques $I_{ds}(V_{ds})$ pour le même composant à 300°C après avoir appliqué une tension de substrat, V_{sub} de 6 V. D'après la comparaison avec la figure II-3 (b), il est évident que le fonctionnement du MESFET avec stabilité est maintenant possible [12].

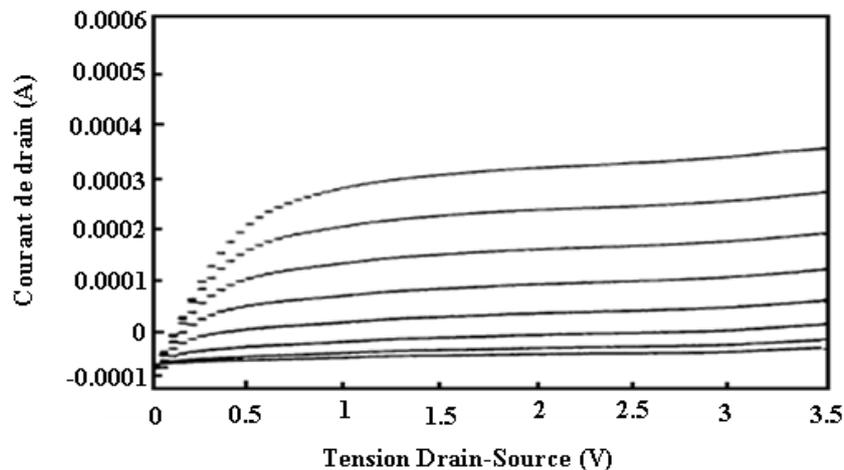


Fig II-4 Caractéristique $I_{ds}(V_{ds})$ pour MESFET à $T=300^\circ\text{C}$ avec tension de substrat de 6 V [12].

II-3-2 Influence sur le courant de drain

Le courant dans les transistors est largement dépendent de la température. Ses variations affectent également le courant de drain et par conséquent la conductance de sortie qui est proportionnelle à la vitesse de saturation et à la mobilité et le pic de la vitesse d'électron. Cependant, tous les paramètres précédents sont inversement proportionnels à la température [25-27].

La figure II-5 montre les variations du courant de drain en fonction de la température à différentes valeur de V_{gs} [24]. Les variations du courant de drain par unité de changement de la température en fonction de V_{gs} sont clairement représentées. On remarque que lorsque la température augmente le courant de drain décroît.

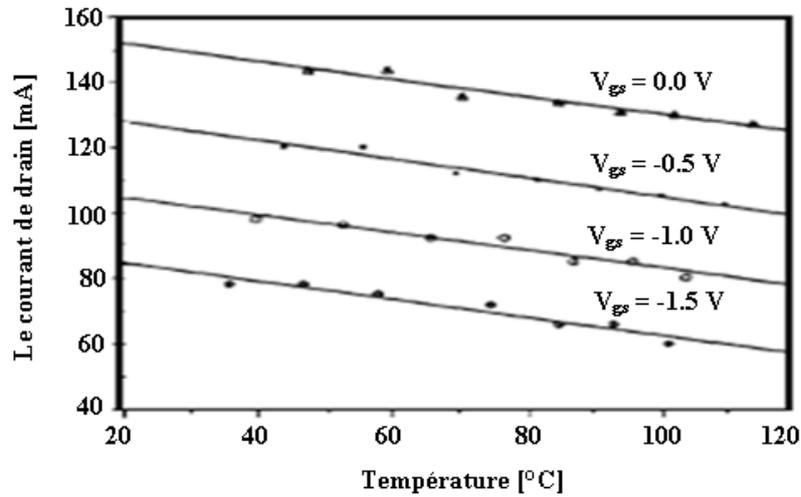


Fig II-5 Variations du courant de drain en fonction de la température à différentes tension de V_{gs} [24].

L'effet de polarisation du substrat sur le courant de drain saturé est montré dans la figure II-6. L'application de 6V au substrat permet d'obtenir les observations suivantes [12] :

- (i) Une augmentation de la température de l'ambiante à 300°C a fait croître le courant de drain saturé.
- (ii) A une même température donnée, $T=300^{\circ}\text{C}$, la résistance est améliorée, lorsque le substrat est polarisé. Cette amélioration est une conséquence de la réduction du courant de fuite.

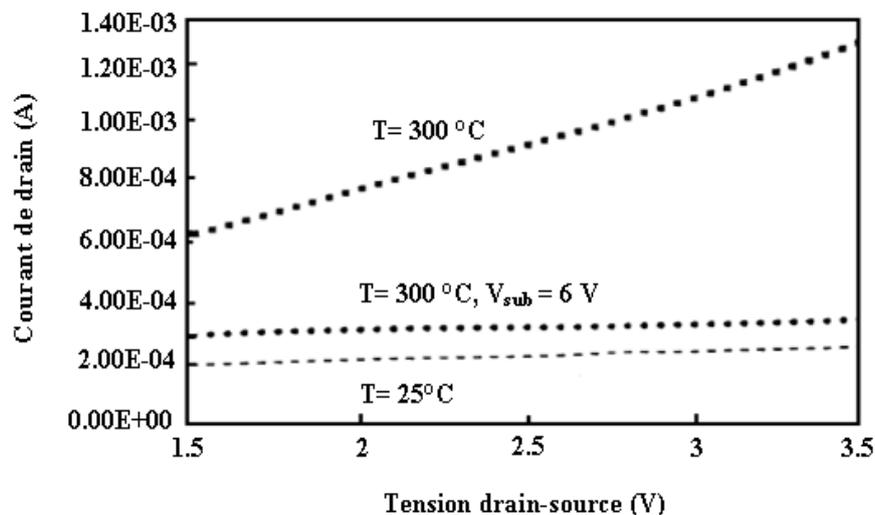


Fig II-6 Courant de drain saturé en fonction de V_{ds} à 25°C et 300°C sans et avec la polarisation de substrat [12].

Les caractéristiques $I_{ds}(V_{gs})$ du MESFET GaAs ont été étudiées par simulation dans la gamme de température de 27- 400 °C, incluant les effets de la température sur la statistique des porteurs, la mobilité, le gap et l'expression dégénération-recombinaison. Les composants ayant une longueur de 2 μm , la concentration du dopage du canal $2,6.10^{17} \text{ cm}^{-3}$ et l'épaisseur du canal égal à 0,1 μm . La figure II-7 représente les variations du courant de drain source en fonction de V_{gs} , la température varie de 27°C à 250°C. La figure II-7 montre que lorsque la température augmente le fonctionnement du composant subit une dégradation en termes de changement dans la tension de seuil, la diminution de la transconductance et l'augmentation de courant de fuite [2].

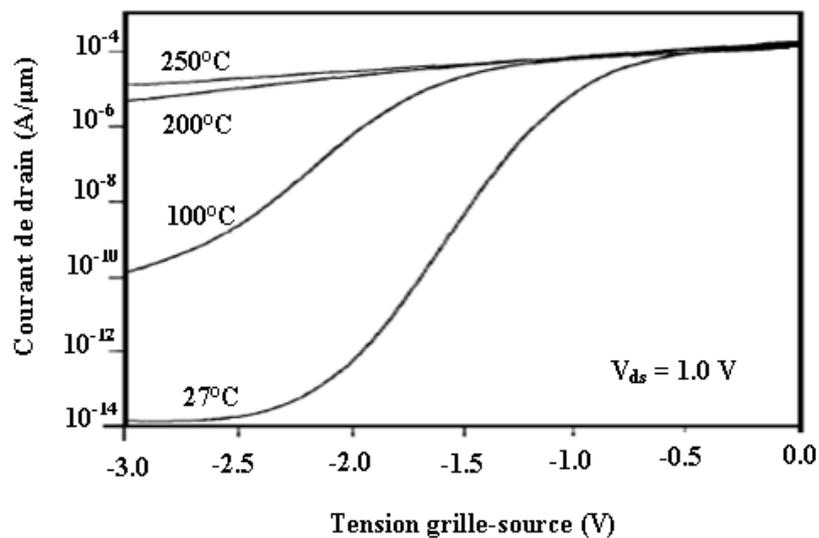


Fig II-7 $I_{ds}(V_{gs})$ de MESFET GaAs de la température ambiante jusqu'à 250°C [2].

II-3-3 Influence sur le courant de fuite

La nature du contact de grille est un contact Schottky. Ainsi, lorsque la tension appliquée sur cette électrode est négative, le courant inverse de grille est négligeable. Le courant de fuite influence le courant de drain et par conséquent la conductance de sortie. La figure II-8 représente les variations du courant de fuite en fonction de la tension drain-source à différentes températures (25, 100, 200, 275°C). Le courant de fuite marque une augmentation plus de cinq fois plus à comparer à sa valeur quand la température augmente de 25 à 275°C [12].

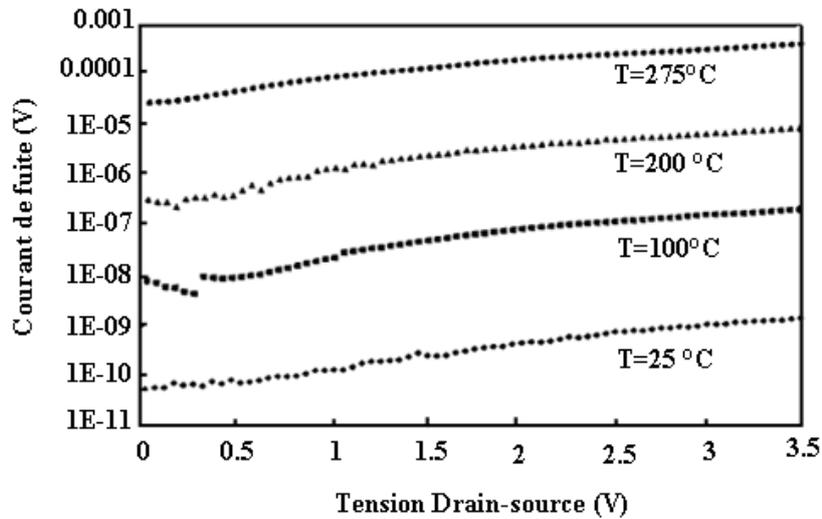


Fig II-8 Courant de fuite en fonction de V_{ds} à différentes températures, $V_{gs} = -0.25$ V [12].

La figure II-9 illustre l'effet de la polarisation sur le courant de fuite à 25°C et 300°C sans et avec application d'une tension de substrat de 6 V. On constate que (i) après application de la polarisation du substrat, le courant de fuite est presque constant et (ii) sans polarisation du substrat, il reste inférieur à celui à température ambiante [12].

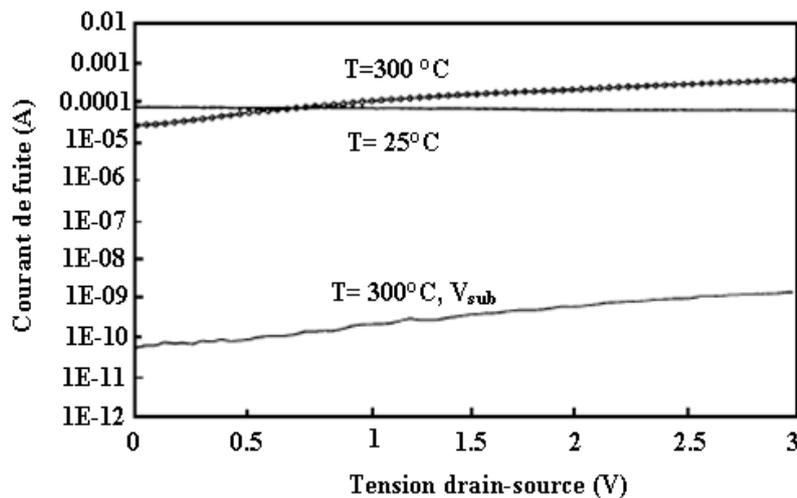


Fig II-9 Courant de fuite en fonction de V_{ds} à $T=25^\circ\text{C}$ et $T=300^\circ\text{C}$ sans et avec la polarisation du substrat [12].

II-3-4 Influence sur la transconductance

La figure II-10 représente les variations de la transconductance en fonction de la polarisation grille-source à différentes températures comprises entre 25°C et 300°C [12]. La transconductance varie de 160 mS/mm à température ambiante (25 °C) à 70 mS/mm à T=300°C c'est-à-dire la variation de la transconductance avec la température est presque de 56 %. Cette variation joue un rôle considérable dans la décroissance du paramètre S_{22} du MESFET à températures élevées [12].

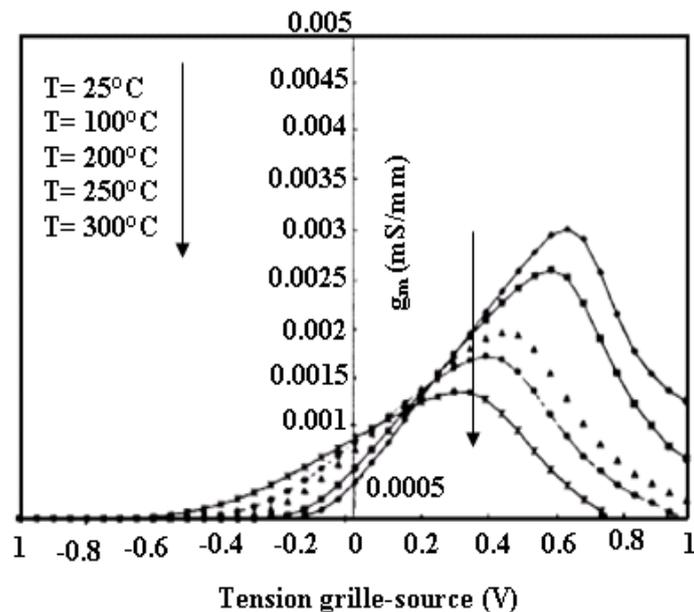


Fig II- 10 Transconductance en fonction de la tension V_{gs} à différente température [12].

L'évolution de la transconductance avec la température à différentes valeurs de la longueur de grille est représentée dans la figure II-11. La transconductance augmente par 15 % dans la gamme de température étudiée [28] en raison de l'augmentation de la mobilité. Cette augmentation est partiellement compensée par la tension de seuil plus positive à plus basse température. La longueur de grille influence négativement la transconductance qui subit une diminution lorsque cette longueur augmente [28].

Les variations de la transconductance en fonction de la température à différentes tensions drain-source sont représentées dans la figure II-12. Le modèle de Rodriguez et Stothard [29] propose la relation (II-5) pour décrire la dépendance de la transconductance en fonction de la température et de la tension drain-source :

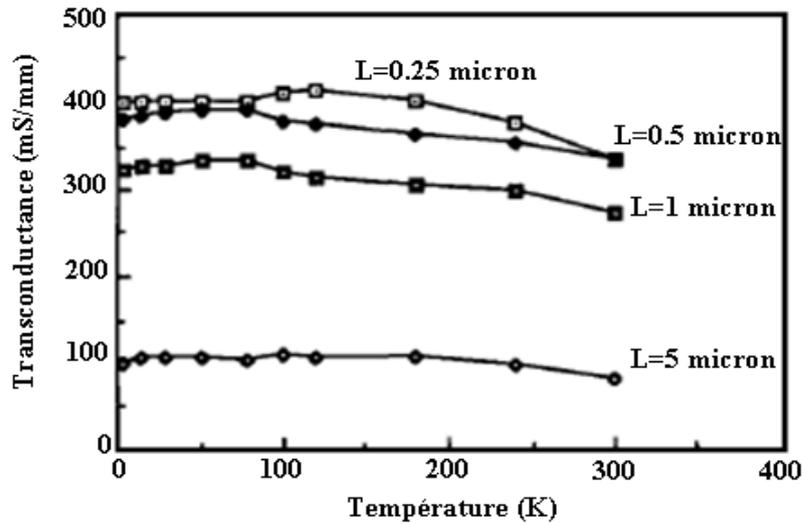


Fig II-11 Variation de la transconductance en fonction de la température à différentes valeurs de la longueur de grille [28].

$$g_m(T, V_{ds}) = g_m + K_1 V_{ds} + K_2 V_{ds}^2 + K_3 V_{ds}^3 \quad \text{II-5}$$

Où g_m est la transconductance à température ambiante, K_1 , K_2 et K_3 sont des coefficients en fonction de la température défini comme suit :

$$K = a \left\{ \frac{1+bc[\exp(d(T_{max}-T))]^2}{1+b^2[\exp(d(T_{max}-T))]^2} \right\} \quad \text{II-6}$$

a , b et c sont des paramètres qui décrivent la dépendance du coefficient K de la température avec $d=0.05 \text{ K}^{-1}$.

La transconductance montre une dépendance non-linéaire avec la tension drain-source dans toute la gamme de température. Notons que la dépendance transconductance -polarisation est également affectée par la température [29].

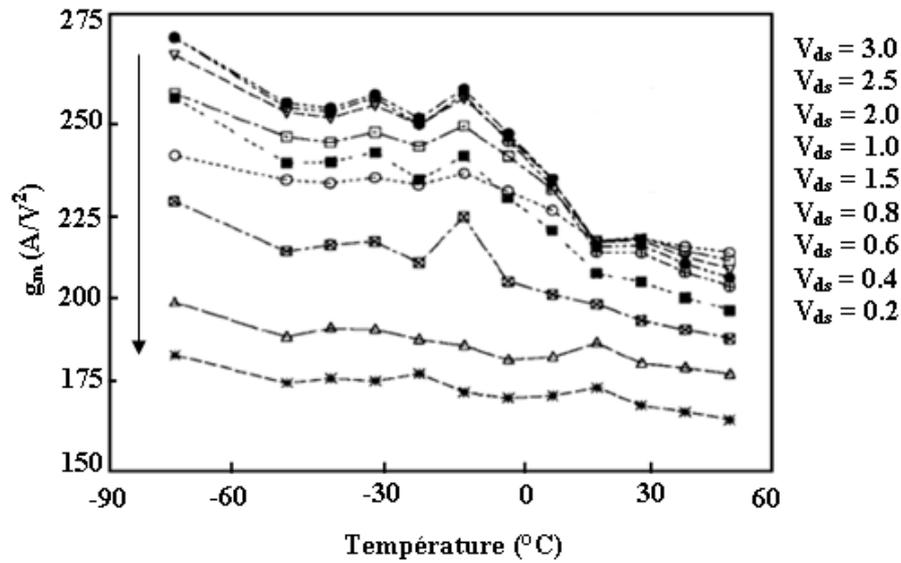


Fig II-12 Transconductance en fonction de la température et tension drain-source [29].

II-3-5 Influence sur les résistances d'accès

Les résistances d'accès du MESFET comme la résistance de drain, la résistance de grille et celle de source sont des éléments influencés par la température. Ces résistances augmentent avec l'augmentation de la température en raison de l'augmentation de la

Diffusion des porteurs. L'équation standard du logiciel SPICE qui simule ces résistances en fonction de la température est donnée par la relation suivante [30] :

$$R = R_0 [1 + rt_{c1}(T - T_0) + rt_{c2}(T - T_0)^2] \quad \text{II-7}$$

Où R_0 est la valeur de R à $T = T_0$, rt_{c1} , rt_{c2} , sont première et deuxième coefficient de température.

II-3-6 Influence sur la résistance de sortie

La résistance de sortie R_{ds} (inverse de la conductance de sortie) est également influencé par la température. La dépendance de R_{ds} en fonction de la fréquence et de la température est représentée par la figure II-13. On constate que la valeur de la résistance de sortie décroît avec l'augmentation de la fréquence jusqu'à saturation à sa valeur minimale. De plus, on note une augmentation de la résistance de sortie lorsque la température augmente [30].

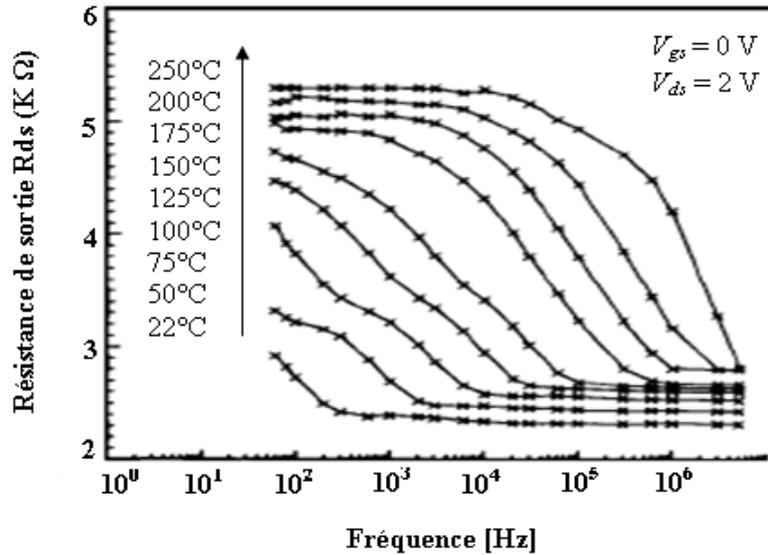


Fig II-13 Variation de résistance de sortie avec la fréquence et la température [30].

II-3-7 Influence sur la tension de seuil

Le contrôle de la tension de seuil V_T est une des questions des plus importantes dans la modélisation du MESFET GaAs. Pour ce composant, la tension de seuil correspond à la tension grille-source où le canal est complètement dépeuplé, elle est donnée par la relation suivante [14] :

$$V_T = V_{Bi} + V_p \quad \text{II-8}$$

Pour rendre ce modèle applicable dans une large gamme de température, le modèle inclut la dépendance de V_{Bi} et V_p avec la température. Ces deux tensions diminuent presque linéairement avec la température avec une pente de 1 mV/°K pour V_{bi} [15] et 0.5 mV/K pour V_p [16].

La dépendance de V_T avec la température peut être écrite comme suite [14] :

$$V_T = V_{T0} - K_{VT}(T - T_0) \quad \text{II-9}$$

Le coefficient K_{VT} a pratiquement la même valeur dans toute la gamme de la température [14]. La figure II-14 représente les variations de la tension de seuil en fonction de la température à basse température. Elle regroupe les résultats du modèle [14] comparés aux mesures de Wong et al [16]. Il est clair que lorsque la température augmente la tension de seuil diminue.

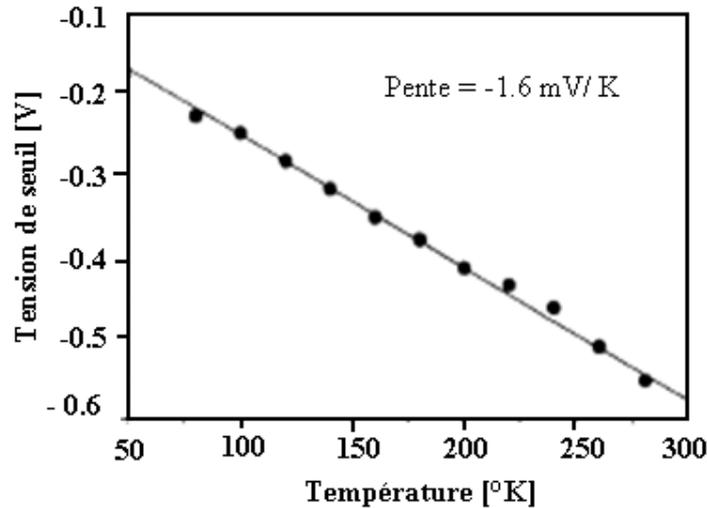


Fig II-14 Variations de V_T en fonction des faibles températures : (•••) mesure de Wong et al [16]
(—) modèle [14].

La figure II-15 montre les variations de la tension de seuil à hautes températures pour deux MESFETs. La ligne continue représente les résultats du modèle [14] alors que les symboles (••• & ▪▪▪) sont les mesures de Shoucair et al [15]. L'augmentation de la température produit une diminution dans la tension de seuil. Il existe une petite déviation dans la linéarité aux environs de 300°C, en raison de la croissance importante du courant de fuite [16].

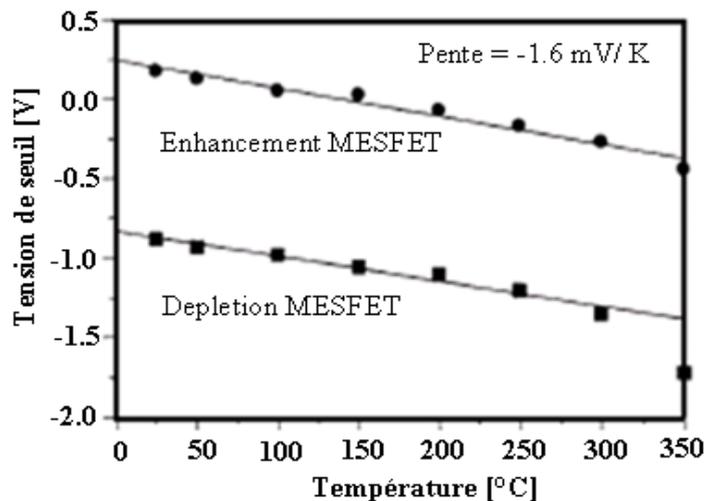


Fig II-15 Variations de V_T en fonction des températures élevées pour deux MESFET : (••• & ▪▪▪) mesure de Shoucair et al [15] et (—) modèle [14].

Notons, pour une tension de grille fixée et particulièrement près du pincement, qu'un grand changement de la valeur de la tension de seuil induit un grand changement dans celles du courant de drain et de la transconductance [11]. Par conséquent, le courant de drain se trouve également affecté sachant que d'après le modèle de square-law [17], ce courant est décrit par :

$$I_{ds} = \beta (V_{gs} - V_T)^2, \beta = 2\epsilon L_z v_{sat} / A (V_{Bi} - V_T) \quad \text{II-10}$$

Où V_{gs} est la tension de grille-source, v_{sat} la vitesse de saturation, L_z la largeur de grille du FET, A profondeur efficace du canal. Remarquons que pour des valeurs de V_{gs} proche de V_T , la dépendance de la température de la constante diélectrique ϵ , V_{Bi} et v_{sat} sera masquée par celle de V_T . La figure II-16 représente la dépendance de la tension de seuil avec la température pour différentes structures de FETs [11], pour la structure (S24), V_T diminue de plus de 0.3 V près de 200°C, pour les deux autres structures fortement dopées (S52) et (S69), V_T est presque constante dans toute la gamme de température. Enfin, pour le HEMT, la tension de seuil marque une diminution de 0.2V près de l'ambiante [11].

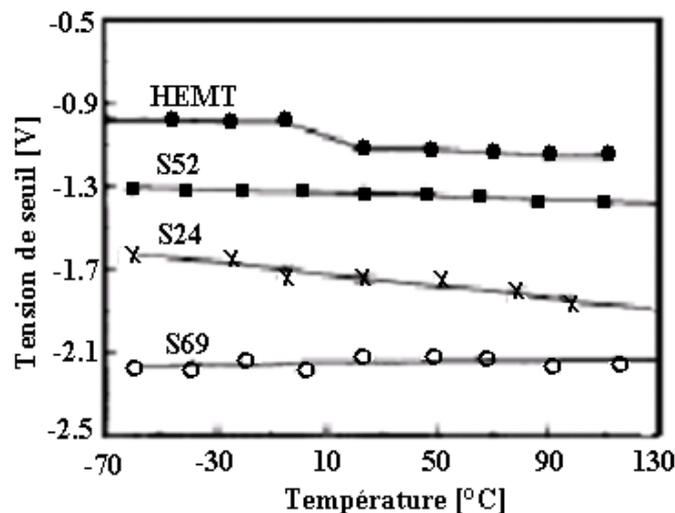


Fig II-16 Dépendance de V_T en fonction de la température pour différents MESFETs [11].

II-3-8 Influence sur le bruit

L'existence d'un niveau de bruit basse fréquence élevé dans les transistors à effet de champ à base de GaAs a toujours constitué une limitation sérieuse à leur utilisation dans les domaines de l'amplification très large bande et les applications non linéaire comme les mélangeurs et les oscillateurs. Grâce à l'évolution des techniques de fabrication, ces dernières années, il a été noté une diminution sensible du bruit basse fréquence dans les

composants de GaAs. La figure II-17 représente l'évolution du bruit minimum de FET en fonction de la fréquence à $T=20^{\circ}\text{C}$ et 120°C .

Pour les deux températures, le bruit subit une croissance linéaire lorsque la fréquence augmente. Ainsi, cette dernière remarque veut dire que le bruit due aux effets de diffusion reste supérieur à plusieurs gigahertz même à température élevées [31], les valeurs de bruit à $T=120^{\circ}\text{C}$ sont supérieures à celle à $T=20^{\circ}\text{C}$.

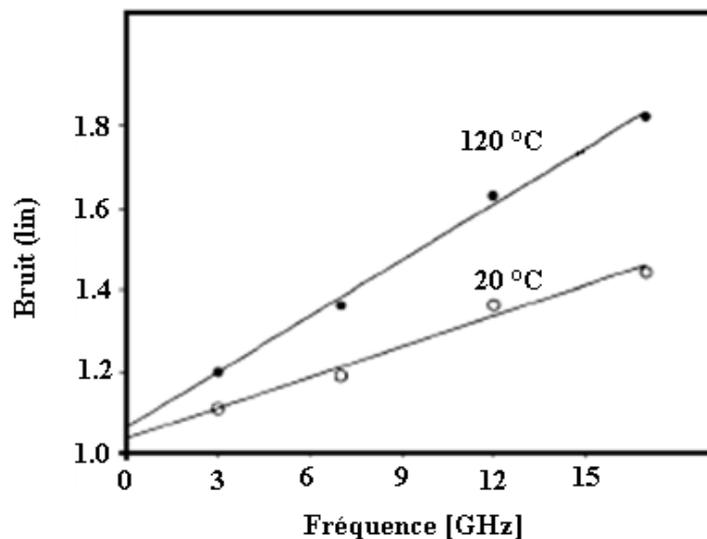


Fig II-17 Variation du bruit en fonction de la fréquence à $T=20$ & 120°C [31].

II-4 L'auto-échauffement dans les MESFETs GaAs

Les effets thermiques dans les transistors sont susceptibles d'induire des dérives de gain dans les composants radio fréquence. L'impact de la température de jonction sur le comportement du transistor est facilement démontrable en réalisant une mesure en continue du courant de sortie I_{ds} en fonction de V_{ds} lorsque l'on module la tension V_{gs} . A chaque point de ce réseau correspond une température. En effet, le produit courant-tension correspond à une puissance que le transistor va dissiper sous forme d'une chaleur. Plus la puissance est élevée, plus la température augmente. Plus cette température est importante plus le courant de sortie diminue, la mobilité des électrons décroît avec l'augmentation de la température du canal, cette température aura donc une influence sur les performances hyperfréquence.

II-4-1 Influence de l'auto-échauffement sur la conductance de sortie

Les effets thermiques sur la conductance de sortie sont apparemment liés aux dégradations de la vitesse de saturation et de la mobilité d'électrons à faible champ électrique en raison de l'auto-échauffement dans la région du canal. Pour un MESFET à canal long, le courant de drain est directement proportionnel à la mobilité. A température ambiante, la mobilité $\mu \approx 4100 \text{ cm}^2/\text{Vs}$ pour le GaAs, type n avec $N_d = 1.2 \times 10^{17} \text{ cm}^{-3}$. Cependant, pour des MESFETs à canal court, le champ électrique est élevé et le courant de drain est proportionnel à la vitesse de saturation et au pic de la vitesse plutôt qu'à la mobilité [20].

La chaleur est produite dans la région du canal du MESFET. Elle est due au flux du courant de drain et par conséquent à la puissance dissipée. La majeure partie de cette chaleur est produite sous la grille coté drain puisque cette région soutient la majeure partie du V_{ds} [20]. Ce processus auto-chauffant peut avoir comme conséquence une différence de température aussi grande que 100°C entre le canal et le substrat [34]. Lorsque V_{ds} augmente, on distingue plus de puissance dissipée dans le canal qui le rend plus chaud. En conséquence la mobilité effective d'électrons décroît et de faibles valeurs de la conductance de sortie sont observées [20].

La mobilité effective des électrons dans le canal est calculée d'abord pour déterminer la nouvelle température du canal basée sur la dissipation de puissance. Cette température est déterminée en résolvant l'équation de la chaleur avec la région de production de la chaleur dans le canal approximée comme un simple demi-cylindre. La solution est compliquée dans le GaAs à cause de la dépendance de la conductivité thermique en fonction de la température ($K(T) = 0.44(T/300)^{-1.25} \text{ W/cm/}^\circ\text{C}$) [32].

L'équation de chaleur non linéaire peut être linéarisée en utilisant la transformation de Kirchhoff [33] (équation II-11)

$$\Delta T_1 = \frac{1}{K(T_0)} \int_{T_0}^T K(T') dT' \quad \text{II-11}$$

$K(T_0)$ est la conductivité thermique évaluée à l'autre coté du contact. Après la linéarisation, la différence de température, ΔT_1 , entre le canal et l'autre coté de contact est donnée par la relation suivante [34] :

$$\Delta T_1 = 1 \frac{P_{diss}}{\pi K(T_0)L_z} \ln \frac{8t_{sub}}{\pi L_g} \quad \text{II-12}$$

Où P_{diss} / L_z est la puissance dissipée par centimètre de largeur de grille, L_g la longueur de grille (cm) et t_{sub} est l'épaisseur du substrat (cm).

L'équation II-12 peut être écrite comme suit :

$$\frac{\Delta T_1}{T_0} = \frac{P_{diss}}{P_0} \quad \text{II-13}$$

Où P_0 est une constante donnée par l'équation II-14

$$P_0 = \frac{\pi K(T_0)L_z T_0}{\ln(8t_{sub} / \pi L_g)} \quad \text{II-14}$$

La différence de température effective doit être trouvée en utilisant la transformation de Kirchhoff

$$\frac{\Delta T}{T_0} = \frac{1 - (1 - P_{diss} / 4P_0)^4}{(1 - P_{diss} / 4P_0)^4} \quad \text{II-15}$$

ΔT peut s'écrire de la façon suivante :

$$\Delta T = \frac{P_{diss}}{\pi K_{eff} L_z} \ln \frac{8t_{sub}}{\pi L_g} \quad \text{II-16}$$

Où K_{eff} est la conductivité thermique uniforme et efficace du substrat. Cette conductivité permet d'obtenir la différence de température correcte entre le canal du FET et les autres régions. La combinaison des équations II-15 et II-16 conduit à la relation de la conductivité thermique efficace suivante :

$$K_{eff} = \frac{P_{diss}}{(\Delta T / T_0)L_z T_0} \ln \frac{8t_{sub}}{\pi L_g} \quad \text{II-17}$$

L'équation II-16 peut être réécrite comme suit :

$$\frac{\Delta T}{T_0} = \frac{P_{diss}}{P_{eff}} \quad \text{II-18}$$

Où P_{eff} est une constante donnée par l'équation II-19

$$P_{eff} = \frac{K_{eff} L_z T_0}{\ln(8t_{sub} / \pi L_g)} \quad \text{II-19}$$

L'équation II-16 donne une bonne estimation du gradient de température pour une structure simple de MESFET, mais pour structures complexe de MESFET comme les

FET's de puissance à grilles multiples, une analyse de deux dimensionnelles devrait donner un profil plus précis de la température de canal [20].

II-4-2 Variation de la conductance de sortie avec la fréquence et la température

Les variations de la conductance de sortie avec la fréquence et la température provoquent des difficultés dans le fonctionnement des circuits intégrés. Par conséquent, un modèle exact de la conductance de sortie pour le MESFET GaAs est exigé pour les applications de simulation des circuits. [20]

Pour la modélisation des circuits équivalents du MESFET GaAs Camacho-Penalosa et Aitchison en 1985 [18] ont proposé un circuit avec une branche RC entre le drain et la source en parallèle avec la résistance de sortie pour décrire la dispersion fréquentiel de la conductance et la transconductance de sortie. En 1987 Larson [19] a proposé un circuit qui contient deux FET's parasites en série avec une paire de RC entre la source et le drain. Il existe d'autres modèles des circuits équivalents.

En 1990, Canfield et al [20] déterminent l'expression analytique des variations de la conductance de sortie en fonction de la fréquence :

$$g_d(f) = \frac{g_d(dc) \left\{ 1 + j 2\pi f \left(\tau_e \frac{g_d(Hf)}{g_d(dc)} \right) \right\}}{(1 + j 2\pi f \tau_e)} \quad \text{II-20}$$

Où $g_d(dc)$ et $g_d(Hf)$ sont respectivement la conductance de sortie à basse et haute fréquence. τ_e est la constante de temps pour l'émission des électrons à partir des centres des pièges. La dépendance de la température avec la constante de temps pour l'émission d'électrons est incorporée dans le modèle.

La relation entre la constante de temps τ_e et la fréquence caractéristique des pièges est donnée par la relation suivante : $\tau_e = 1/f_c$. [21]

La fréquence des caractéristiques est liée au taux de l'émission des centres du piégeage par [22] :

$$f_c = \frac{\sigma V_{th} N_c}{g} e^{-E_a/KT_c} = AT_c^2 e^{-E_a/KT_c} \quad \text{II-21}$$

Où E_a : L'énergie d'activation des pièges

σ : Le coefficient de capture

k : Constante de Boltzmann,

T_c : La température du composant

V_{th} : La vitesse thermique moyenne

N_c : La densité effective des états dans la bande de conduction

g : Facteur de dégénération du niveau (ici $g = 1$)

Alors :

$$\tau_e = 1/AT_c^2 e^{-E_a/KT_c} = \frac{1}{AT_c^2} \exp\left(\frac{E_a}{KT_c}\right)$$

Pour les pièges EL2 se trouvant dans le gap du GaAs, la relation de τ_e en fonction de la température est donnée par la suivante [23] :

$$\tau_e \approx \frac{3.5 \cdot 10^{-8}}{T_c^2} \exp\left(\frac{9450}{T_c}\right) \quad \text{II-22}$$

En considérant l'interaction entre les électrons du canal et les pièges, la réponse du MESFET GaAs dans le domaine de la fréquence peut être liée à sa réponse dans le domaine de temps. Cette réponse dans le domaine de temps est déterminée par la capture et l'émission des porteurs dans les régions d'interface de la couche active. Dans l'analyse petit signal, seulement l'émission d'électrons par les pièges doit être considérée, parce que c'est le taux limitant le processus qui provoque les coupures du courant de drain [20].

La figure II-18 représente les variations de la conductance de sortie en fonction de la fréquence à trois différentes températures : 275°K, 325°K et 375°K. C'est une comparaison entre le modèle de Canfield et des résultats expérimentaux.

On remarque que lorsque la température augmente de 275°k à 375°K, la conductance de sortie décroît. Ceci peut être attribué à la dépendance de la conductance de sortie avec la mobilité μ , la vitesse de saturation et le pic de la vitesse des électrons. Notons que ces paramètres sont inversement proportionnels à la température. Alors que la conductance de sortie est proportionnelle à ces paramètres. Canfield a proposée que le comportement de la dispersion fréquentielle soit lié à la constante de temps d'émission des électrons à partir

des pièges dans le substrat semi isolant près des interfaces canal-substrat et canal-surface [20].

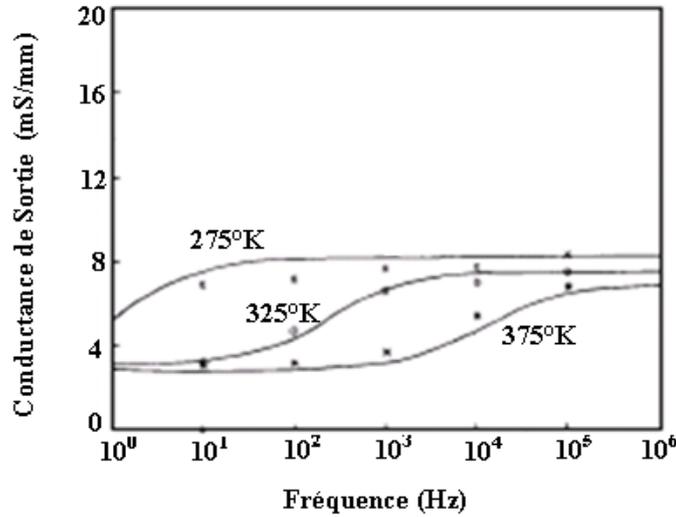


Fig I-18 Comparaison entre résultats expérimentaux (▪ • x) et le modèle de Canfield (—) pour $V_{ds}=3V$ et $V_{gs}=0.2V$. Les paramètres utilisés dans la simulation sont $V_T=-0.8V$, $\beta=0.0034A/V^2$, $\lambda=0.072V^{-1}$, $\alpha=2.2$, $t_{sub}=500\mu m$ (l'épaisseur du substrat) et $L_g=1\mu m$ [20].

II-4-3 Modèle de Canfield avec dépendance de température :

Le modèle analytique de Canfield [20] est basé sur le modèle de Curtice proposé en 1980. Canfield a développé ce modèle en introduisant un nouveau terme : nouvelle mobilité efficace à une nouvelle température dans le canal de MESFET, cette mobilité peut être calculée par la relation suivante :

$$\mu = \frac{\mu_0}{1+(P_{diss}/P_{eff})} \quad \text{II-23}$$

Comme première approximation, P_{diss} est évaluée par le calcul du courant de drain à la température de contact pour une tension de drain V_{ds} appliquée. Le paramètre β dans l'équation du courant de drain dans le modèle de Curtice est remplacé par $K\mu$, où l'unité de K est $C/V.cm^2$. Ainsi, pour déterminer la dépendance de la conductance de sortie en fonction de température provoquée par l'effet de l'auto-échauffement, Canfield [20] propose l'équation du courant de drain suivante :

$$I_{ds} = k\mu(T)(V_{gs} - V_T)^2 (1 - \lambda V_{ds}) \tanh(\alpha V_{ds}) \quad \text{II-24}$$

L'équation II-24 peut être simplifiée comme suite :

$$I_{ds} = \frac{I_{ds0}}{1+(P_{diss}/P_{eff})} \quad \text{II-25}$$

Où $I_{ds0} = k\mu_0(V_{gs} - V_T)^2(1 - \lambda V_{ds})\tanh(\alpha V_{ds})$ (μ_0 est la mobilité à faible champ électrique)

Finalement, la relation de la conductance de sortie avec la température est trouvée par la dérivée de l'équation I_{ds} par rapport à V_{ds} pour V_{gs} constante :

$$g_d = \frac{g_{d0} - \frac{I_{ds0}P_{diss}}{V_{ds}P_{eff}}}{(1+P_{diss}/P_{eff})^2} \quad \text{II-26}$$

$$\text{Où } g_{d0} = k\mu_0(V_{gs} - V_T)^2 [(1 + \lambda V_{ds})\alpha \operatorname{sech}^2(\alpha V_{ds}) + \lambda \tanh(\alpha V_{ds})] \quad \text{II-27}$$

Par conséquent, la conductance de sortie effective est calculée par la détermination de P_{diss} et P_{eff} , le courant de drain I_{ds0} , V_{ds} et g_{d0} . Les résultats du modèle amélioré sont comparés avec les data mesurés sont représentés dans la figure II-19. La figure II-19 (a) montre les variations de g_d en fonction de V_{gs} à quatre valeurs différentes de V_{ds} . Les mesures comparées avec le modèle de Curtice, pour $V_{ds} > 2.0$ V, g_d est indépendante de la polarisation de drain. Par contre, l'expression analytique g_d montre un accord considérable avec les datas de mesures pour les différentes valeurs de V_{ds} , Cette modélisation est une amélioration significative au modèle de Curtice que prédit la dépendance de la température de g_d très bien.

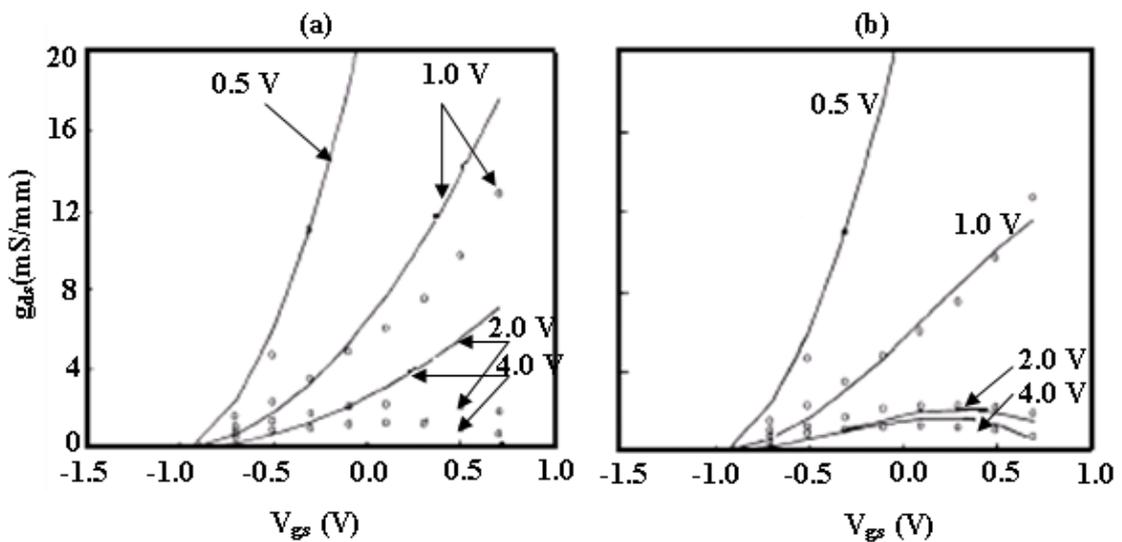


Fig II-19 Conductance de sortie en fonction de V_{gs} (a) pour le modèle de Curtice et (b) pour le modèle de Canfield, (—) modèle (°) data de mesure [20].

II-5 Conclusion

Au début de ce chapitre, nous avons passé en revue l'influence de la température sur les paramètres physiques du GaAs tels que le gap, la mobilité et la conductivité thermique ; l'augmentation de la température induit une diminution de ces paramètres. Ensuite, nous avons détaillé la portée néfaste de l'effet thermique sur les performances des MESFETs. Les caractéristiques $I(V)$ dépendent de la température où son augmentation provoque de grands changements dans ces caractéristiques. Le courant de drain I_{ds} exhibe une diminution avec l'augmentation de la température. Cependant, le courant de fuite (qui devrait être négligeable) a marqué une augmentation considérable avec l'augmentation de la température. Egalement, cette augmentation induit la croissance de la résistance de sortie et la diminution de la transconductance et celle de la tension de seuil. Les niveaux de bruits basse fréquence augmente avec la température. Finalement, nous avons détaillé l'origine de l'auto-échauffement dans les MESFET GaAs et leur influence sur la conductance de sortie ainsi que les variations de cette dernière avec la température et la fréquence qui cause des difficultés dans le fonctionnement des circuits intégrés.

Chapitre III :

Influence de la température et des conditions de polarisation sur $g_d(f)$

III-1 Introduction

La technologie du MESFET GaAs est un véhicule attractif pour la réalisation de circuits intégrés à ultra-haute vitesse [1]. La grande mobilité d'électron ($\approx 7000 \text{ cm}^2/\text{V.s}$), leur pic de vitesse ($\approx 2,2 \cdot 10^7 \text{ cm/s}$) ainsi que la qualité du substrat semi-isolant se traduiront par de meilleures performances des circuits intégrés analogique et numérique à grande vitesse [2,3]. Toutefois, le potentiel très favorable à grande vitesse de la technologie doit être mis en balance avec certaines limitations persistantes. Ces limitations incluent le backgating (due aux caractéristiques non idéales du substrat semi-isolant) [4], les grands niveaux de bruit à basse fréquence [5], la dispersion fréquentielle de la conductance de sortie et celle de la transconductance [6-13] ainsi que le drain-lag [14-17]. Ces inconvénients ont limités la réalisation des amplificateurs opérationnels dans la technologie du MESFET GaAs [2]. De plus, l'auto-échauffement est l'un des facteurs critique qui affectent négativement les performances du dispositif et sa fiabilité dans les applications haute puissance et haute température. Une augmentation de la température causée par l'auto-échauffement du composant fait non seulement réduire les performances du MESFET mais aussi accélère sa dégradation [18]. Cet auto-échauffement du transistor se traduit par une puissance dissipée. Le MESFET étant un dispositif semi-conducteur unipolaire, l'effet fondamental de création de chaleur est majoritairement associé à l'effet Joule [19].

Dans ce chapitre nous présentons une étude comparative entre des résultats expérimentaux et d'autres théoriques de la dispersion fréquentielle de la conductance de sortie g_d . A partir de cette étude, nous déterminons la température optimale correspondante à la meilleure conformité entre nos résultats expérimentaux et théoriques. Cette température est considérée la température de fonctionnement. L'étude a été faite dans une gamme de fréquence [0.01KHz-100 KHz] en régimes ohmique et saturation.

III-2 Caractéristiques du transistor

Le transistor utilisé dans cette étude est un transistor MESFET GaAs de type commercial. La figure III-1 représente la caractéristique de sortie du transistor à $V_{gs} = 0V$. On constate que :

- (i) Pour $V_{ds} < 0.5 V$, le courant de drain est linéairement proportionnel à V_{ds} , le transistor fonctionne en régime ohmique.
- (ii) Pour $0.5 \leq V_{ds} < 0.7$, I_{ds} suit une relation non-linéaire avec V_{ds}
- (iii) Pour $V_{ds} \geq 0.7$, I_{ds} est presque constante, le transistor fonctionne en régime de saturation.

Ainsi, les limites des régimes de fonctionnement selon les différentes polarisations sont regroupées dans le tableau III-1 :

Régime	Ohmique	Saturation	Pincement
$V_{ds}(V)$	≤ 0.5	0.7 - 2	$ V_{gs} \approx 0.7 V$

Tableau III-1 Caractéristiques du MESFET commercial.

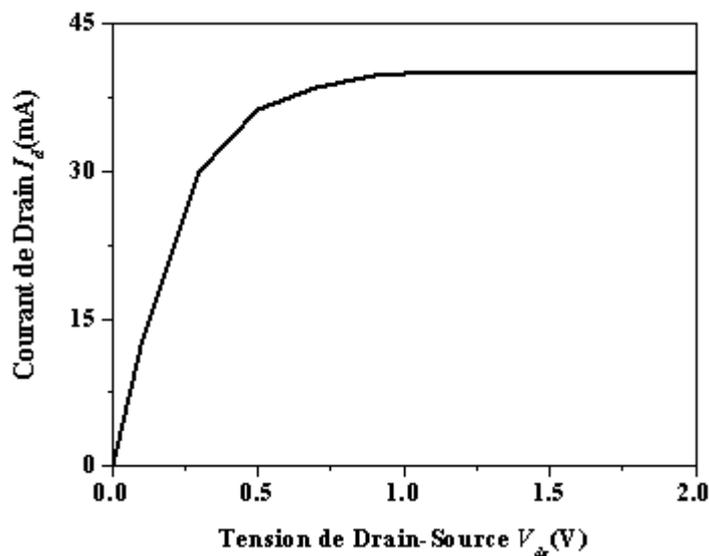


Fig III-1 Caractéristique $I_{ds}(V_{ds})$ à $V_{gs}=0V$.

III-3 Méthodologie de travail

III-3-1 Principe

Le principe adopté consiste à optimiser les résultats de mesure via des valeurs calculées afin de déterminer la température de fonctionnement. Pour les simulations théoriques, nous nous sommes basés sur l'expression de la conductance de sortie g_d proposée par Canfield et al [3] en 1990:

$$g_d(f) = \frac{g_d(dc) \left\{ 1 + j 2\pi f \left(\tau_e \frac{g_d(Hf)}{g_d(dc)} \right) \right\}}{(1 + j 2\pi f \tau_e)} \quad \text{III-1}$$

Où $g_d(dc)$ et $g_d(Hf)$ sont respectivement la conductance de sortie à basse et haute fréquence, τ_e est la constante de temps d'émission des électrons par des centres de pièges qui est une fonction de la température de fonctionnement du composant [21, 22] et exprimée par :

$$\tau_e \approx \frac{3.5 \cdot 10^{-8}}{T_c^2} \exp\left(\frac{9450}{T_c}\right) \quad \text{III-2}$$

L'équation III-1 explicite que la conductance de sortie est dépendante de la fréquence et de la température. C'est un nombre complexe qui admet une phase et un module. Expérimentalement, nous mesurons le module de la conductance de sortie. Ainsi, afin de pouvoir comparer les résultats expérimentaux et ceux simulés, il devient nécessaire de déterminer le module de l'expression III-1. De plus, pour une mise en forme pratique afin de faciliter les calculs et la comparaison, nous avons pensé à travailler en valeur relatives. Ainsi, la valeur de la conductance de sortie est normalisée à celle obtenue à la plus basse fréquence, $g_d(dc)$. En conséquence, la relation utilisée dans les calculs de $g_d(f)$ dans toute la gamme de fréquence est la suivante :

$$\left| \frac{g_d(f)}{g_d(dc)} \right| = \sqrt{\frac{1 + 4\pi^2 f^2 \left(\tau_e \frac{g_d(Hf)}{g_d(dc)} \right)^2}{1 + 4\pi^2 f^2 \tau_e^2}} \quad \text{III-3}$$

Pour notre cas, la première fréquence de mesure est 0.01Hz. Donc, nous commençons tout d'abord par le calcul de la valeur de la conductance de sortie à cette fréquence, $g_d(0.01 \text{ KHz})$. Ensuite, en utilisant la relation III-3, on calcule $g_d(f) / g_d(0.01 \text{ KHz})$ sachant que $g_d(Hf)$ est déterminé pour chaque polarisation. Les mesures ont été menées dans la même

gamme de fréquence. La comparaison entre les résultats expérimentaux et calculés permet d'obtenir la température de fonctionnement du transistor.

III-3-2 Étapes de calcul

Les étapes de calcul sont résumées par l'organigramme de la figure III.2. Elles consistent à :

- calculer à température ambiante, $T=300^\circ\text{K}$, la dispersion fréquentielle de la conductance de sortie dans la gamme de fréquence utilisée pour les mesures ;
- déterminer l'écart, Δg_d , entre les résultats calculés et ceux déterminés expérimentalement et défini par :

$$\Delta g_d = |g_d(f)/g_d(0.01 \text{ KHz})_{\text{Calculé}} - g_d(f)/g_d(0.01 \text{ KHz})_{\text{Mesuré}}| \quad \text{III-4}$$

- Analyser l'écart : Si Δg_d tend vers une valeur nulle, la température déduite est celle du fonctionnement du composant. Si non, nous augmentons la température de ΔT et nous reprenons la procédure.

Notons que les valeurs ΔT entre 0.5°K et 5°K .

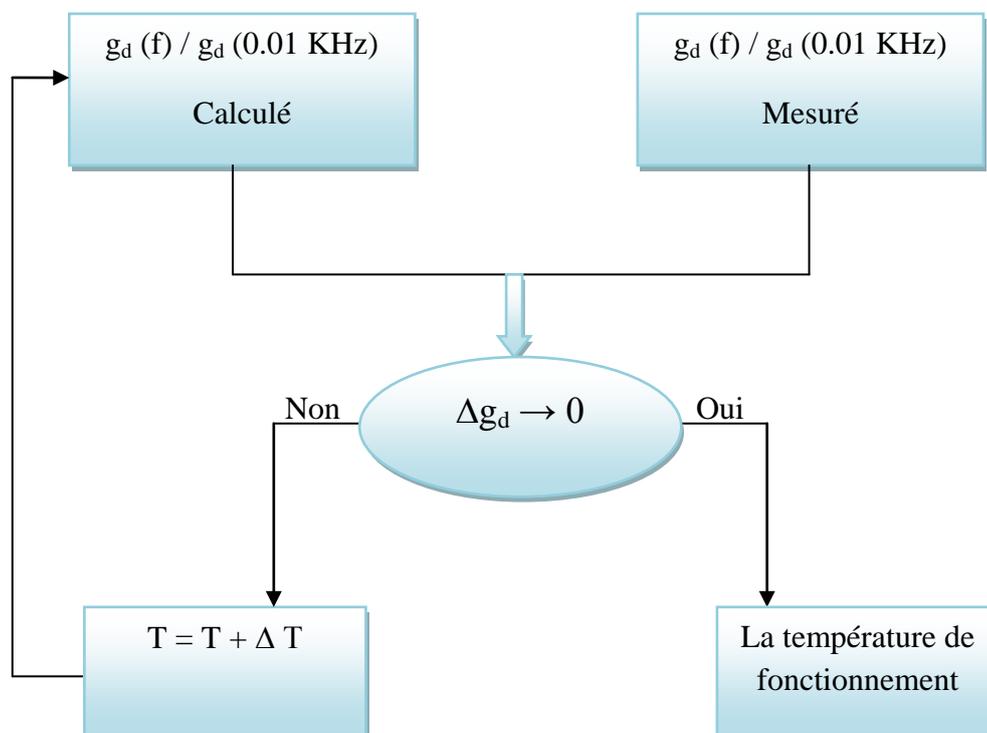


Fig III-2 Organigramme des étapes de simulation.

III-4 Influence de la température sur la différence entre g_d calculée et mesurée

La figure III-3 représente les variations en % de l'écart Δg_d défini par la relation III.4 à $V_{ds} = 1$ V et $V_{gs} = -0.2$ V, pour différentes valeurs de fréquence : $f = 0.01, 0.02, 0.1, 1$ et 10 KHz. On remarque que pour les faibles valeurs de fréquence, $f < 1$ KHz, cet écart décroît avec l'augmentation de la température jusqu'à une valeur minimale. Ensuite, il change de pente. Mais pour $f \geq 1$ KHz, Δg_d est presque constant dans toute la gamme de température et sa valeur est pratiquement nulle.

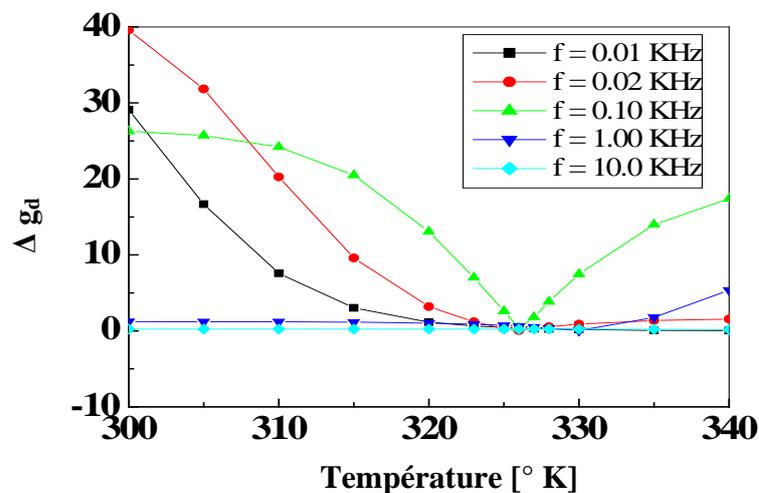


Fig III-3 Variations de $\Delta g_d = f(T)$ à différentes fréquences; $V_{ds} = 1$ V et $V_{gs} = -0.2$ V.

La même étude a été effectuée pour d'autres valeurs de V_{gs} (-0.3, -0.35, -0.4, -0.45 & -0.6 V). Les variations de l'écart Δg_d entre les valeurs mesurées et calculées sont représentées dans les figures III-4, III-5, III-6, III-7 et III-8. On relève les mêmes variations que celles constatées à $V_{gs} = -0.2$ V. pour $f \geq 1$ KHz, Δg_d est presque constant quelle que soit la valeur de la température. Ainsi, nous pouvons conclure que l'effet de la température peut être négligé en hautes fréquences. De plus, pour chaque figure, toutes les courbes commencent à une valeur minimale qui sera traitée dans les paragraphes suivants

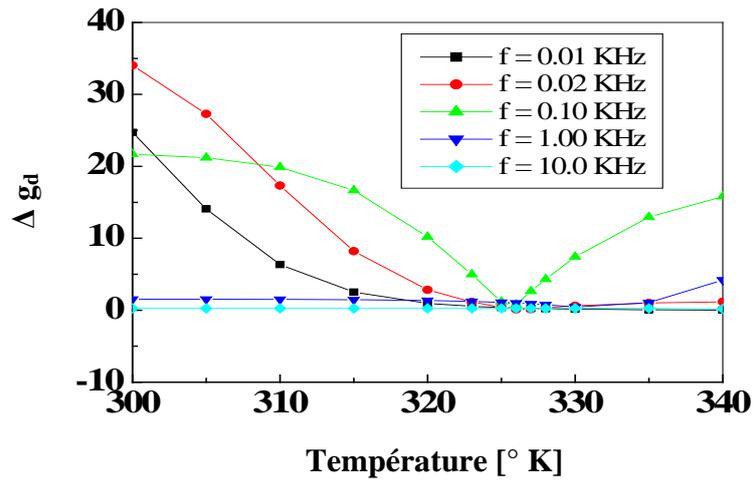


Fig III-4 Variations de Δg_d avec la température à $V_{gs} = -0.3$ V et $V_{ds} = 1$ V.

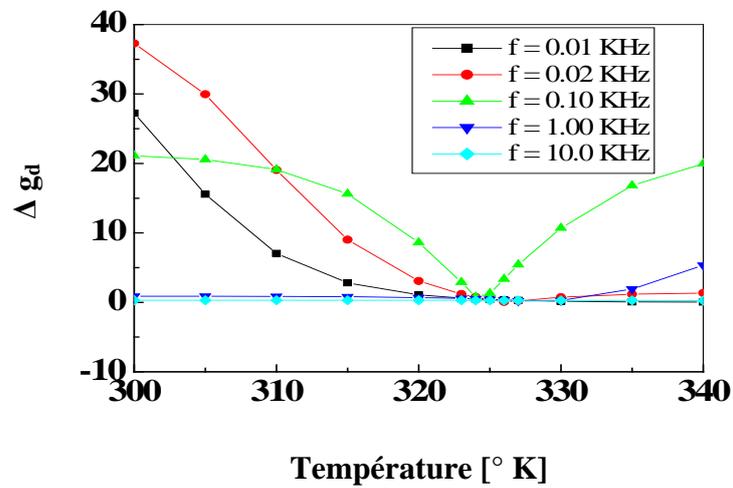


Fig III-5 Variations de Δg_d avec la température à $V_{gs} = -0.35$ V et $V_{ds} = 1$ V.

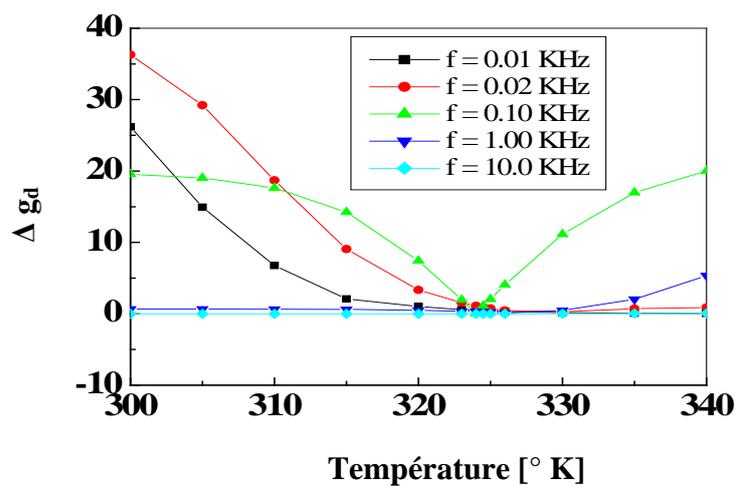


Fig III-6 Variations de Δg_d avec la température à $V_{gs} = -0.4$ V et $V_{ds} = 1$ V.

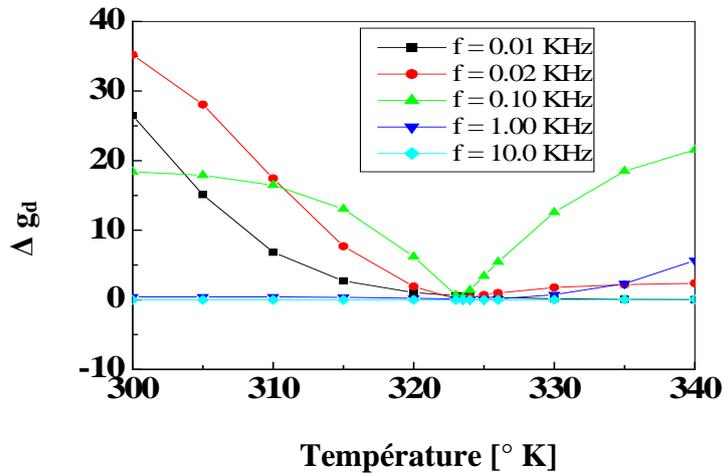


Fig III-7 Variations de Δg_d avec la température à $V_{gs} = -0.45$ V et $V_{ds} = 1$ V.

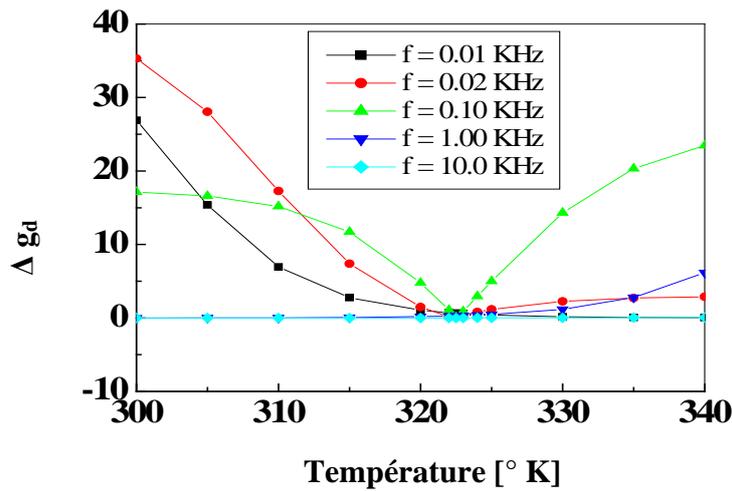


Fig III-8 Variations de Δg_d avec la température à $V_{gs} = -0.6$ V et $V_{ds} = 1$ V.

III-5 Étude en régime ohmique

L'étude de la dispersion de la conductance de sortie en fonction de la fréquence en régime ohmique a été effectuée pour $V_{gs} = 0$ V et faibles valeurs de V_{ds} ($= 0.1, 0.3$ V). La figure III-9 représente les variations de la conductance de sortie g_d en fonction de la fréquence. Il est clair que quelque soit la valeur de la fréquence, la conductance de sortie est presque constante. On peut dire que la dispersion fréquentielle de la conductance de sortie est négligeable en régime ohmique ; cela peut être attribué aux faibles valeurs du courant de drain et du champ électrique longitudinal établi en régime ohmique.

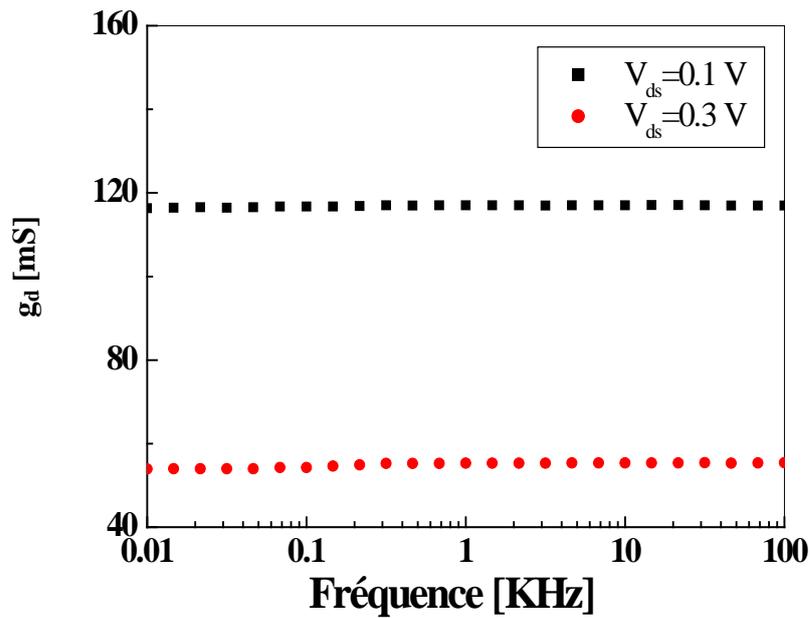


Fig III-9 Variations de la conductance de sortie en fonction de la fréquence à $V_{gs}=0V$.

Le tableau III-2 regroupe les valeurs expérimentales de $g_d(dc)$ et $g_d(Hf)$ à différentes valeurs du V_{ds} :

V_{ds} (V) \ g_d (mS)	g_d (dc) à $f = 0.01$ KHz	g_d (Hf) à $f = 1$ KHz
0.1	116.3	117.02
0.3	53.91	55.3

Tableau III-2 Valeurs de $g_d(dc)$ et $g_d(Hf)$ à $V_{gs}=0V$ à différentes valeurs de V_{ds} .

On remarque que :

- Pour $V_{ds} = 0.1$ et 0.3 V, les valeurs de $g_d(dc)$ et $g_d(Hf)$ sont presque égaux.
- Les valeurs de $g_d(dc)$ et $g_d(Hf)$ pour $V_{ds} = 0.1$ V sont supérieures à celles obtenues pour $V_{ds} = 0.3$ V.

De plus, comme $g_d(dc) \approx g_d(Hf) \rightarrow \frac{g_d(Hf)}{g_d(dc)} \approx 1$

$$\text{Or } \left| \frac{g_d(f)}{g_d(dc)} \right| \approx \sqrt{\frac{1+4\pi^2 f^2 \tau_e^2}{1+4\pi^2 f^2 \tau_e^2}}$$

Alors : $\left| \frac{g_d(f)}{g_d(dc)} \right| \approx 1$ implique $g_d(f) \approx g_d(dc)$.

Ce résultat est bien vérifié expérimentalement.

III-6 Étude en régime de saturation

Dans ce paragraphe l'étude a été faite dans la gamme de fréquence [0.01-100KHz] et pour des températures variables de 315 à 330 °K. Quant aux conditions de polarisations, la tension de drain était choisie égale à $V_{ds} = 1$ V et des tensions de grille respectivement égales à - 0.2, - 0.3, - 0.35, - 0.4, - 0.45, - 0.6 V.

Le tableau III-3 regroupe les valeurs expérimentales de g_d (dc) et g_d (Hf) à $V_{ds}=1$ V et les différentes valeurs de V_{gs} .

V_{gs} (V) \ g_d (mS)	g_d (dc) à $f = 0.01$ KHz	g_d (Hf) à $f = 1$ KHz
- 0.2	4.13	6.06
- 0.3	3.92	5.49
- 0.35	3.37	4.85
- 0.4	2.98	4.24
- 0.45	2.41	3.44
- 0.6	0.788	1.3

Tableau III-3 Valeurs de g_d (dc) et g_d (Hf) à $V_{ds} = 1$ V et différentes valeurs de V_{gs} .

On remarque que :

- Quelque soit V_{gs} la valeur de g_d (dc) reste inférieure à g_d (Hf).
- Lorsque $|V_{gs}|$ augmente, g_d (dc) et g_d (Hf) diminuent.

III-6-1 Étude à Tension Grille-Source $V_{gs} = -0.2$ V

Les variations de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ en fonction de la fréquence sont représentées dans la figure III-10 : résultats expérimentaux (▪) et simulés (—). On remarque qu'aussi bien pour la théorie que pour l'expérience, la dispersion fréquentielle positive de la conductance de sortie est relevée pour $f \leq 4.16$ KHz. Cependant, pour $f > 4.16$ KHz les valeurs de la conductance de sortie deviennent presque constantes et indépendantes des variations de la fréquence. À $T=320^\circ\text{K}$, on observe la plus grande différence entre les valeurs calculés via le modèle théorique et les résultats expérimentaux. Mais, une augmentation de la température conduit à une diminution de cette différence. Le meilleur accord entre les résultats simulés et expérimentaux est obtenu pour $T=327^\circ\text{K}$. Ainsi, au point de polarisation définie par $V_{ds} = 1$ V et $V_{gs} = -0.2$ V, la température 327°K est considérée comme étant la température de fonctionnement du transistor.

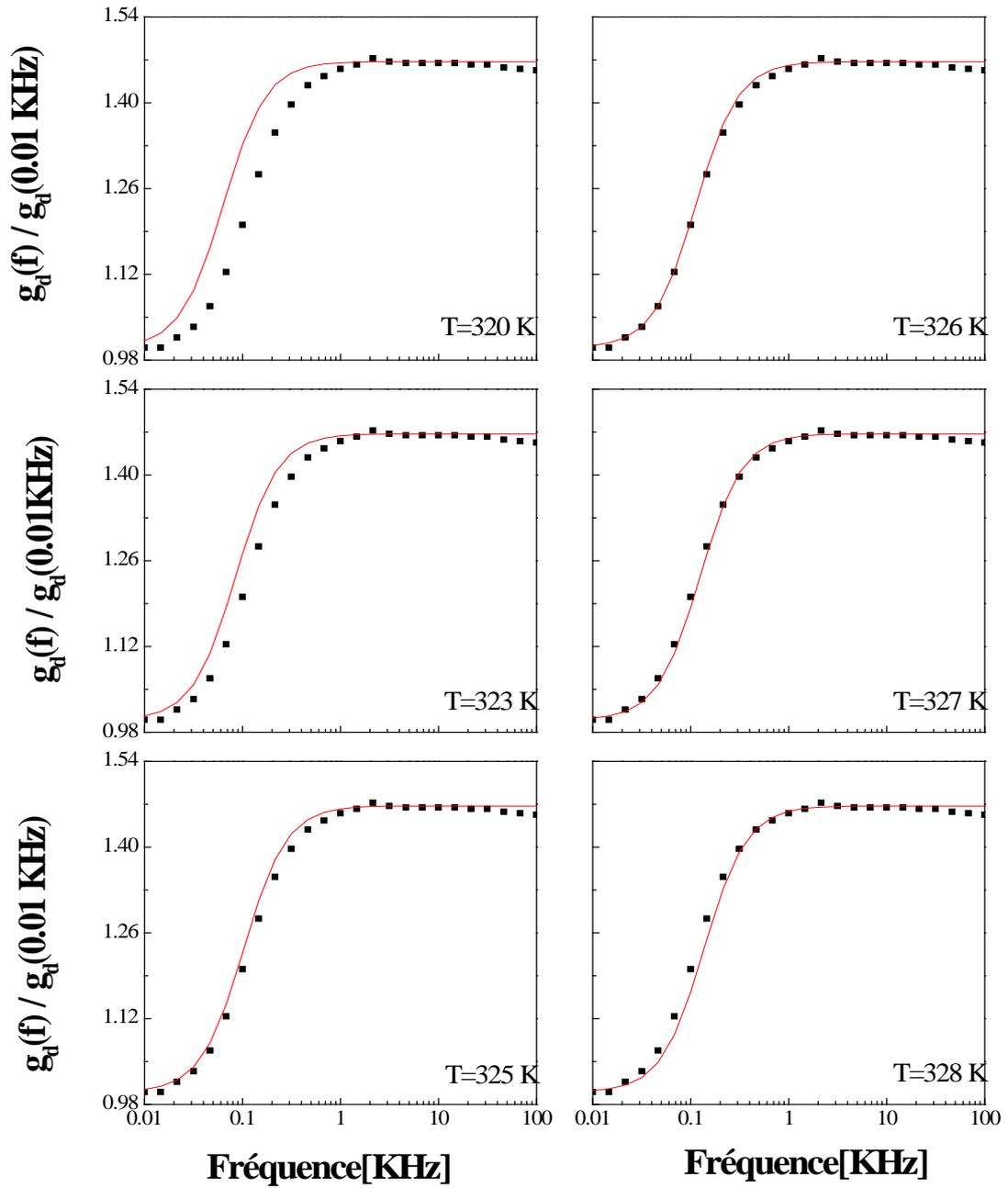


Fig III-10 Variations de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ en fonction de la fréquence théorie (—) et expérimentale (▪) à

$$V_{gs} = -0.2 \text{ V.}$$

III-6-2 Étude à Tension Grille-Source $V_{gs} = -0.3$ V

La figure III-11 représente les variations de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ en fonction de la fréquence. On relève les mêmes constatations que pour la figure III-3. Dans ce cas, $V_{ds} = 1$ V et $V_{gs} = -0.3$ V, l'accord entre les simulations et les résultats expérimentaux est obtenu à $T = 326$ °K. Remarquons que la température interne déterminée à $V_{gs} = -0.2$ V est supérieure à celle déduite pour $V_{gs} = -0.3$ V et $V_{ds} = 1$ V.

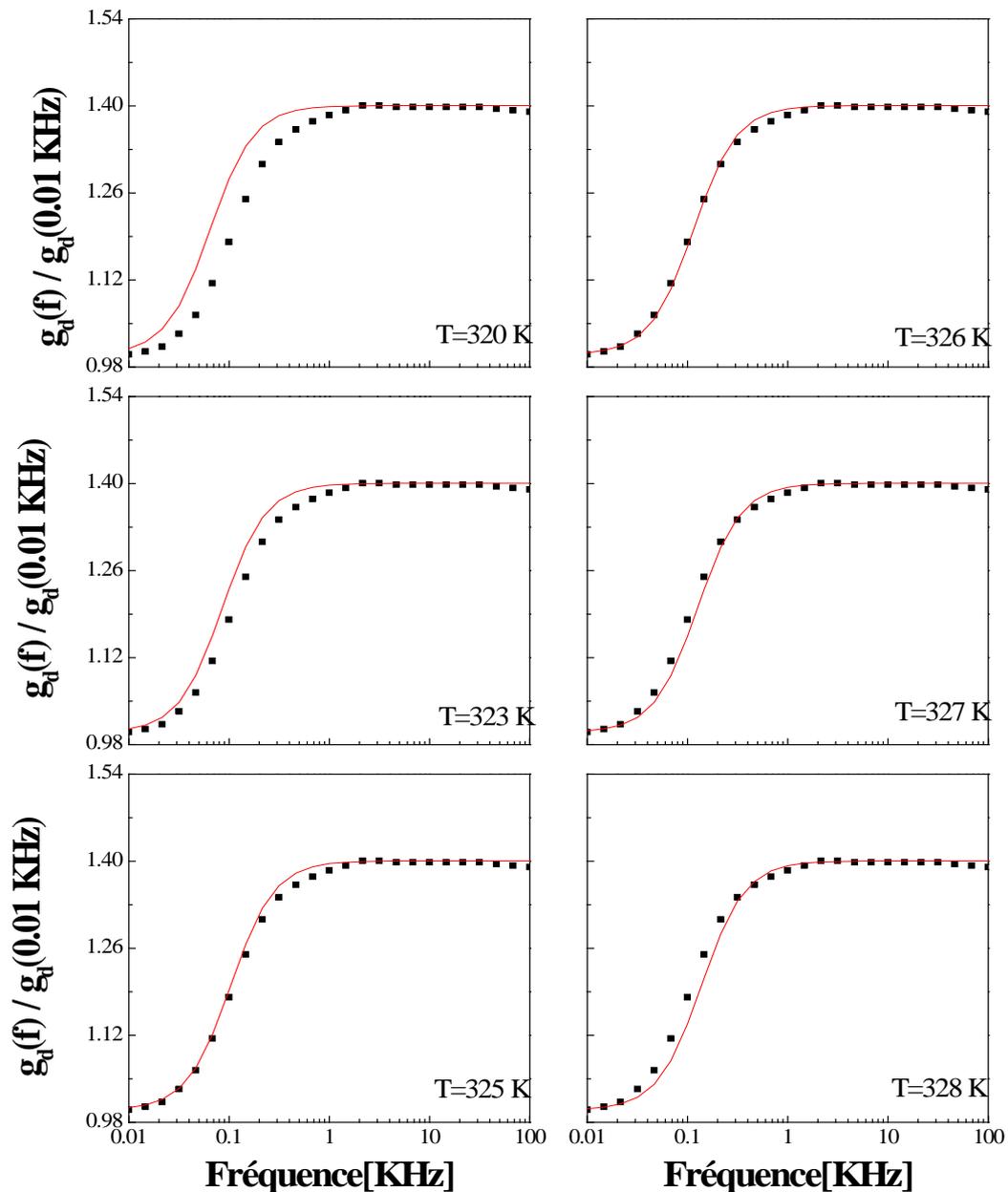


Fig III-11 Variations de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ en fonction de la fréquence théorique (—) et expérimentale (▪) à

$$V_{gs} = -0.3 \text{ V.}$$

III-6-3 Étude à Tension Grille-Source $V_{gs} = -0.35$ V

Les variations de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ théorie et expérimentales pour $V_{gs} = -0.35$ V et $V_{ds} = 1$ V sont représentées dans la figure III-12. Le modèle est conforme aux résultats expérimentaux pour $T=325^\circ$ K avec les mêmes variations précédentes.

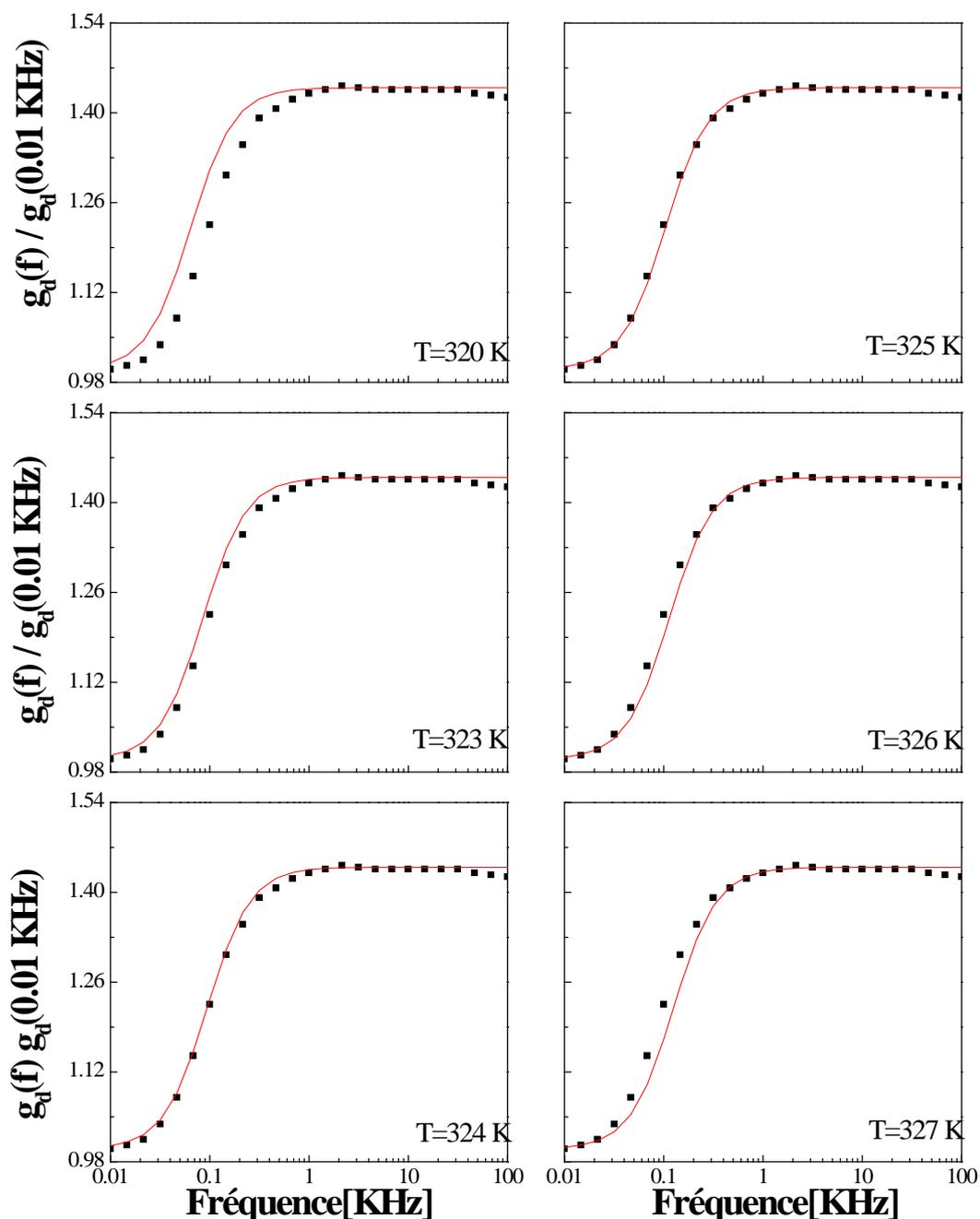


Fig III-12 Variations de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ en fonction de la fréquence théorie (—) et expérimentale (▪) à $V_{gs} = -0.35$ V.

III-6-4 Etude à Tension Grille-Source $V_{gs} = -0.4, -0.45, -0.6$ V

Les figures III-13, III-14 et III-15 représentent les variations expérimentales et théoriques de la conductance de sortie en fonction de la fréquence à $V_{ds}=1$ V et V_{gs} respectivement égale -0.4, -0.45, -0.6 V.

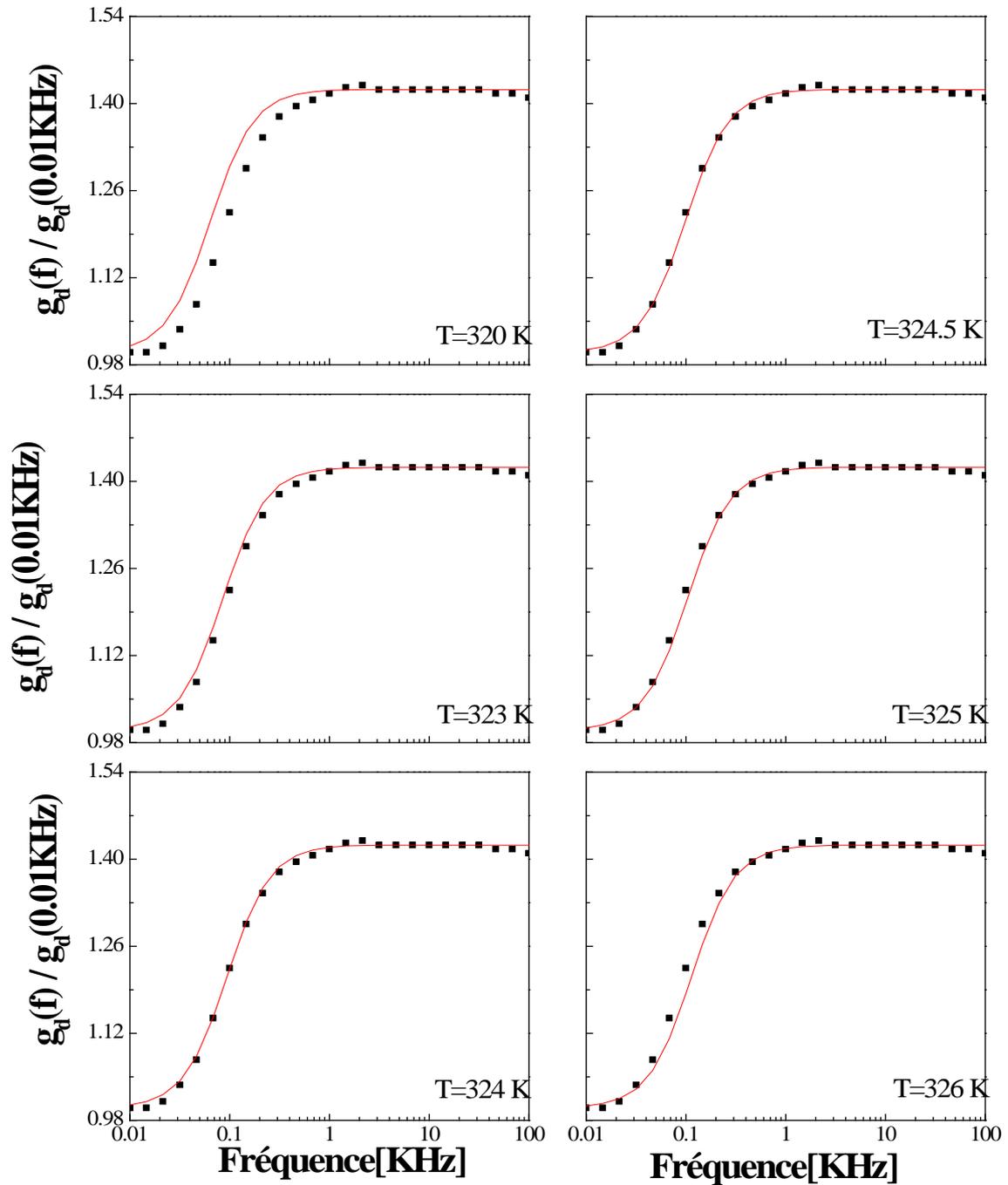


Fig III-13 Évolution de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ à $V_{ds} = 1$ V et $V_{gs} = -0.4$ V ; théorie (—) et expérimentale (▪).

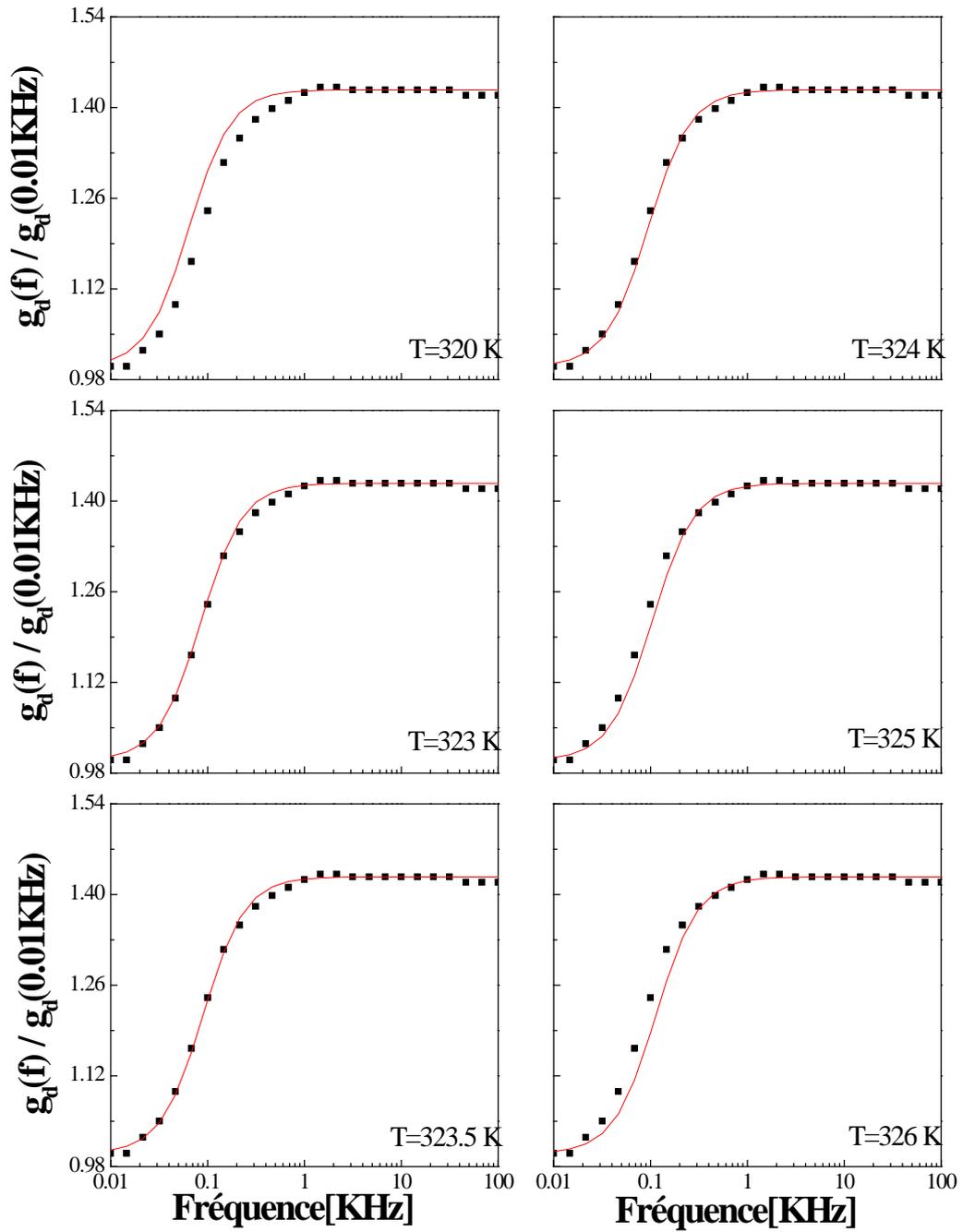


Fig III-14 Évolution de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ à $V_{ds} = 1\text{ V}$ et $V_{gs} = -0.45\text{ V}$; théorie (—) et expérimentale (▪).

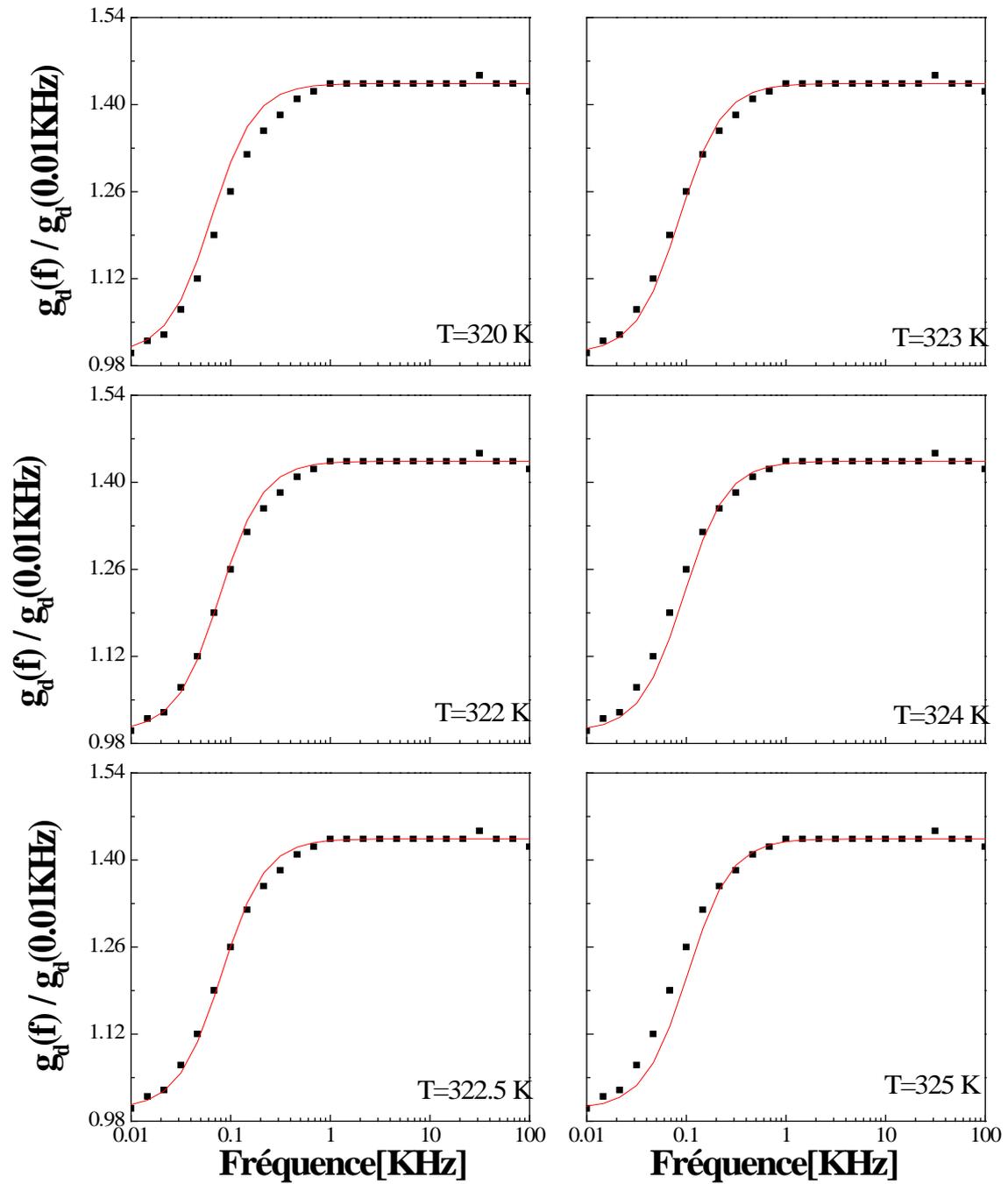


Fig III-15 Évolution de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ à $V_{ds} = 1 \text{ V}$ et $V_{gs} = -0.6 \text{ V}$; théorie (—) et expérimentale (▪).

Pour les trois figures, les remarques suivantes peuvent être formulées :

- Une dispersion positive se manifeste pour les faibles fréquences ($f \leq 4.16$ KHz) aussi bien pour la théorie que pour l'expérimentale.
- Les valeurs de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ saturent pour les hautes fréquences ($f > 4.16$ KHz)
- Pour une tension grille-source $V_{gs} = -0.4$ V, le modèle est conforme aux résultats expérimentaux à $T=324.5^\circ\text{K}$. La température de fonctionnement du composant est donc : $T=324.5^\circ\text{K}$.
- Pour $V_{gs} = -0.45$ V, la température de fonctionnement est égale à 324°K
- Pour $V_{gs} = -0.6$ V, la température de fonctionnement est égale 322.5°K

La dispersion fréquentielle positive de la conductance de sortie g_d peut être expliquée par le phénomène suivant : les pièges émettent des électrons qui peuvent suivre le signal (faibles valeurs de fréquences). Mais pour les hautes fréquences, ces pièges ne peuvent plus répondre aux variations du signal alternatif. Ainsi, une saturation de g_d est observée dans les gammes hautes fréquences.

Ainsi, nous avons réussi à déterminer la température de fonctionnement du composant pour différentes polarisations du composant. Nous avons constaté que cette température évolue en fonction de ces conditions. Ce phénomène fait objet d'étude dans le paragraphe suivant.

III-7 Influence de polarisation V_{gs} sur la conductance de sortie $g_d(f)$

Dans le tableau III-3 nous avons présenté l'influence de la polarisation V_{gs} sur les valeurs de la conductance à basse fréquence, $g_d(dc)$, et la conductance de sortie à haute fréquence, $g_d(Hf)$. Dans ce paragraphe nous présentons l'effet de cette polarisation sur les valeurs de g_d dans toute la gamme de fréquence [0.01-100 KHz].

La figure III-16 représente les variations de $g_d(f)$ en régime de saturation ($V_{ds} = 1$ V) à différentes valeurs V_{gs} (-0.2, -0.3, -0.35, -0.4, -0.45, -0.6 V). On remarque une décroissance dans les valeurs de $g_d(f)$ avec la diminution de tension grille-source V_{gs} dans toute la gamme de fréquence.

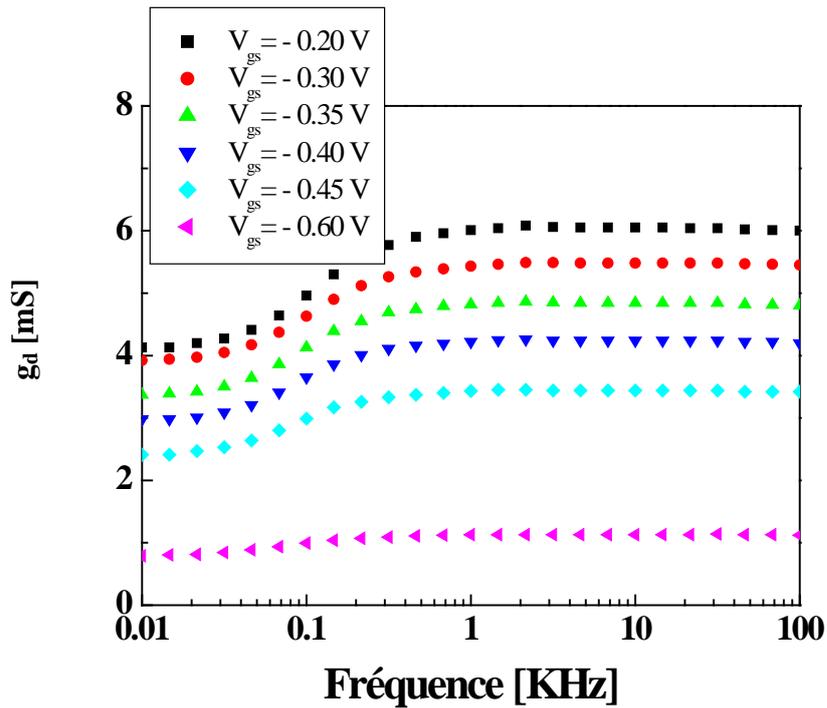


Fig III-16 Variations de $g_d(f)$ à $V_{ds} = 1$ V et différentes valeurs de V_{gs} .

III-8 Influence de la polarisation grille-source sur la température de fonctionnement du composant

Les performances du composant sont extrêmement influencées par la température du canal, T_{canal} , la dérive du système de refroidissement lors de la conception, ainsi que valeur de la puissance maximale. Par conséquent une déduction précise de la température de canal est très nécessaire. Durant le calcul, l'effet de l'auto-échauffement a été pris en compte via les variations de la température dans le canal sachant que l'expression de la température est donnée par [3] :

$$T_{canal}(T) = \left(\frac{1 - (1 - P_{diss}(T)/4P_0)^4}{(1 - P_{diss}(T)/4P_0)^4} T_{sub} \right) + T_{sub} \quad \text{III-5}$$

La figure III-17 représente les variations de la température du canal en fonction de la tension drain source à $V_{gs} = 1.5, -0.5, \text{ et } -2.5$ V pour $1\mu\text{m}$ GaN HEMT [18]. La température du canal subit une variation presque linéaire avec la tension drain source. La puissance dissipée dépend de la tension drain source. Lorsque la tension drain source augmente, la

dissipation de puissance augmente, ce qui conduit à une augmentation de la température du canal [18].

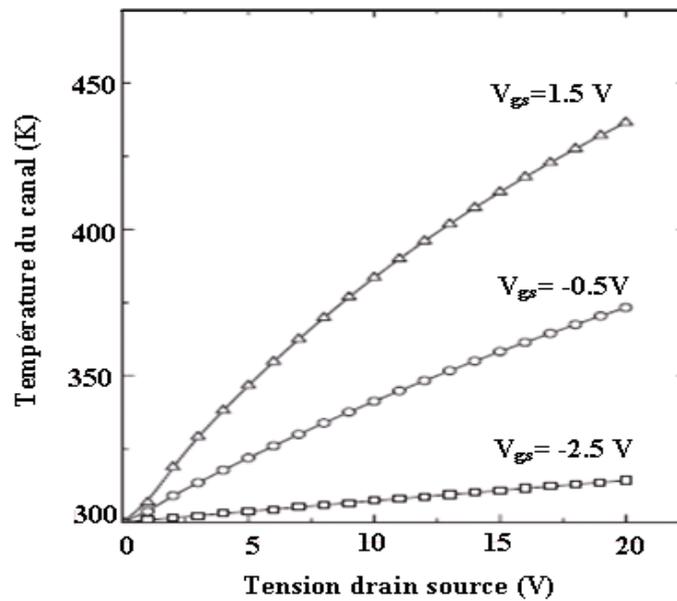


Fig III-17 Variations de température du canal en fonction de V_{ds} à $V_{gs} = 1.5, -0.5$ et -2.5 V [18].

Dans cette étude, nous avons choisi V_{ds} constante et égale à 1 V et différentes valeurs de V_{gs} : $-0.2, -0.3, -0.35, -0.4, -0.45$ et -0.6 V . Les températures de fonctionnement du transistor en fonction de V_{gs} sont données dans le tableau III-4 :

$V_{gs}(\text{V})$	-0.2	-0.3	-0.35	-0.4	-0.45	-0.6
T ($^{\circ}\text{K}$)	327	326	325	324.5	324	322.5

Tableau III-4 Différentes valeurs de la Température interne en fonction de $V_{gs}(\text{V})$.

La figure III-18 représente les variations de la température de fonctionnement du composant en fonction de V_{gs} .

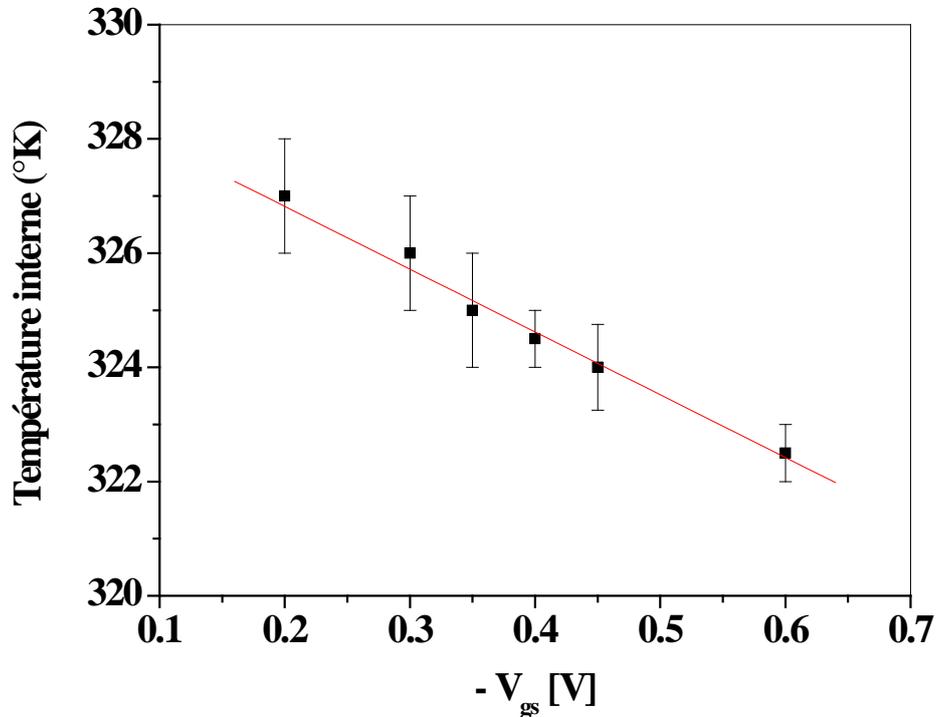


Fig III-18 Variation de la température de fonctionnement du composant en fonction de V_{gs} .

On remarque que lorsque $|V_{gs}|$ augmente, la température de fonctionnement décroît. Ceci peut être interprété par la diminution du courant de drain provoquée par l'augmentation de $|V_{gs}|$ comme illustré via le tableau III-5.

V_{gs} (V)	-0.2	-0.3	-0.35	-0.4	-0.45	-0.6
I_{ds} (mA)	23.02	14.98	11.43	5.69	1.11	0.23

Tableau III-5 Variations de courant de drain en fonction de V_{gs} .

L'utilisation d'une méthode d'optimisation, nous a permis d'approximer les variations de la chaleur interne en fonction de V_{gs} par la forme suivante : $y = A + Bx$ avec : $A = 329.21429 \pm 0.24936$ et $B = -11.42857 \pm 0.61859$

Où A représente la température interne à $V_{gs} = 0$ V et B est la pente de la courbe, x est V_{gs} . Ainsi, l'expression qui relie la température de fonctionnement du composant en fonction de la polarisation Grille-source est la suivante :

$$T (^{\circ}K) = 329 - 11.4 V_{gs}$$

III-9 Conclusion

Dans ce chapitre nous sommes intéressés à étudier les variations de g_d en fonction de la fréquence pour un transistor MESFET GaAs de type commercial particulièrement en régime ohmique et saturation. L'étude a été basée sur l'accord entre les résultats théoriques et expérimentaux. À température ambiante, une différence considérable entre les valeurs de g_d calculées et mesurées a été relevée. Lorsque la température augmente, cette différence subit une décroissance jusqu'à une valeur minimale presque nulle. L'essentiel des résultats est résumé ci-dessous:

- En régime ohmique, la dispersion fréquentielle de g_d est négligeable aussi bien en pratique qu'en théorie dans toute la gamme de fréquence utilisée.
- En régime de saturation (pour toutes les valeurs de V_{gs}) pour les faibles fréquences ($f \leq 4.16$ KHz), nous avons noté une dispersion positive. Cependant, pour les hautes fréquences ($f > 4.16$ KHz), les valeurs de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ subissent une saturation.
- L'accord entre les résultats calculés et expérimentaux est obtenu à une température bien précise, nommée la température de fonctionnement du composant. Cette température varie linéairement avec V_{gs} : une augmentation de $|V_{gs}|$ induit une décroissance dans cette température.
- Lorsque V_{gs} diminue, g_d a montré une diminution considérable.

CONCLUSION GÉNÉRALE

L'un des problèmes sérieux qui affecte le bon fonctionnement du MESFET GaAs et par conséquent les circuits intégrés analogique et numérique est la dispersion à basse fréquence de certains éléments tels que la capacité d'entrée, la transconductance et la conductance de sortie. La recherche bibliographique, menée dans le cadre de la réalisation de ce mémoire, a révélé que ces anomalies sont attribuées à la présence de pièges dans ces dispositifs localisés au niveau de la surface ou à l'interface canal-substrat. Nous nous sommes intéressés à l'influence des effets thermiques sur les composants MESFET GaAs, électroniques, nous avons remarqué qu'une augmentation de la température induit une diminution de certains paramètres du GaAs tels que : le gap, la mobilité et la conductivité thermique. Cet effet affecte également les performances du transistor, une augmentation de la température induit

- un grand changement dans les caractéristiques $I_{ds}(V_{ds})$,
- une diminution du courant de drain I_{ds} ,
- une augmentation du courant de fuite,
- une augmentation considérable de la résistance de sortie,
- une diminution de la transconductance,
- une diminution de la tension de seuil,
- une augmentation des niveaux de bruits basse fréquence.

Dans une seconde partie de ce travail, nous avons effectué une étude comparative entre la théorie et l'expérimentale de la variation de la conductance de sortie g_d en fonction de la fréquence pour un transistor MESFET GaAs de type commercial en régime ohmique et saturation. Les résultats obtenus peuvent être regroupés comme suit:

- à température ambiante, nous avons relevé une différence considérable entre les valeurs de g_d calculées et mesurées. Pour les basses fréquences, lorsque la température augmente, cette différence décroît jusqu'à une valeur minimale

presque zéro. Cependant, pour les hautes fréquences la différence est presque nulle dans toute la gamme d'étude.

- En régime ohmique, la dispersion fréquentielle de g_d est pratiquement négligeable dans toute la gamme de fréquence.
- En régime de saturation, nous avons relevé une dispersion positive pour les faibles fréquences ($f \leq 4.16$ KHz). Les valeurs de $\left| \frac{g_d(f)}{g_d(dc)} \right|$ saturent pour les hautes fréquences ($f > 4.16$ KHz) quelles que soient les valeurs de V_{gs} .
- Les résultats calculés deviennent conformes aux résultats expérimentaux pour une température bien définie que nous avons déterminé via une technique d'optimisation. Cette température varie linéairement avec la tension V_{gs} . Notons qu'une augmentation de $|V_{gs}|$ induit une décroissance dans cette température qui est considérée comme la température de fonctionnement du dispositif.

Enfin, nous pouvons conclure qu'il existe une corrélation entre les deux tensions de drain V_{ds} et grille V_{gs} et la température de fonctionnement du transistor MESFET GaAs.

RÉFÉRENCES BIBLIOGRAPHIQUES

INTRODUCTION GÉNÉRALE

- [1] Sheng S.Li « Semiconductor Physical Electronics » 2^{cd} edition Springer, (2006).
- [2] C. A. Mead “Schottky gate field effect transistor” *Proc IEEE*, **54**, (1966), p 307.
- [3] M. Shur, T. A. Fjeldly, T. Ytterdal, K. Lee “Unified GaAs MESFET model for circuit simulation” *Int. J. High Speed Electron*, **3** (2), (1992), p 201.
- [4] J. Conger, A. Peczalski, M. Shur “Temperature modeling of GaAs DCFL” *Int. J. High Speed Electron*, **3** (2), (1992), p 171.
- [5] T. Ytterdal, B. J. Moon, T. A. Fjeldly, M. S. Shur, “Enhanced GaAs MESFET CAD model for a wide range of temperature” *IEEE Trans on electron device*, **42** (10), (1995), p 1724.
- [6] S. Markram-Ebeid, P. Minondo “The roles of the surface and bulk of the semi-insulating substrate in low frequency anomalies of GaAs integrated circuits” *IEEE. Trans. Electron Device*, **ED-32**, (1985), p 632.
- [7] C. C. Penalosa, C. S. Aitchison “Modeling frequency dependence of output impedance of a microwave MESFET at low frequencies” *Electron Lett*, **21** (12), (1985), p 528.
- [8] N. Scheinberg, R. Bayruns, R. Goyal “A low-frequency GaAs MESFET circuit model” *IEEE J Solid-State Circ*, **23** (2), (1988), p 605.
- [9] J. Golio, M. Miller, G. Maracas, D. Johnson “Frequency dependent electrical characteristics of GaAs MESFETs” *IEEE Trans Electron*, **37** (5), (1990), p 1217.
- [10] SH. Ho, C.P. Lee “Numerical Analysis of Frequency dependent output conductance of GaAs MESFETs” *IEEE Trans Electron*, **38**, (1991), p 1693.
- [11] L. E. Larson “Improved GaAs MESFET equivalent circuit model for analog integrated circuit application” *IEEE J.Solid-State Circuit*, **SC-22** (4), (1987), p 567.
- [12] P. Canfield, J. Medinger, L. Forbes “Buried-channel GaAs MESFETs with frequency-independent output conductance” *IEEE Electron Device Lett*, **EDL-8** (3), (1987), p 88.
- [13] K. Kasahara, K. Kunihiro, H. Nishizawa, Y. Ohno “Differences in epitaxial-layer/substrate interface properties of hetero-junction field effect transistors

- fabricated by molecular beam epitaxy and metal organic chemical vapor deposition” *Solid State Electron*, **38**, (1995), p 1221.
- [14] P. Canfield, L. Forbes, R. Gleason, and A. MaCamant, “Drain current transient suppression in buried channel GaAs MESFET’s” in *Proc 4th Conf. semi-insulating III V materials*. Cheshire. England: Shiva, (1986).
- [15] J. Graffeuil, Z. Hadjoub, J. P. Fortea and M. Pouysegur “Analysis of capacitance and transconductance frequency dispersions in MESFETs for surface characterization” *Solid-State Electronics*, **29** (10), (1986), p 1087.
- [16] Z. Hadjoub, K. Cheikh, A. Doghmane “Influence of frequencies on output admittance, conductance and susceptance of GaAs MESFETs” *Optoelectron. Adv. Mater – Rapid Comm.*, **3** (4), (2009), p 360.
- [17] Z. Hadjoub, K. Cheikh, A. Doghmane “Investigation of low frequency dependence of output conductance in GaAs MESFET” *African Phys. Review 2 (Microelectronics)*, **0022**, (2008), p 46.
- [18] Z. Hadjoub, A. Khoualdia, K. Cheikh, A. Doghmane “Positive and negative frequency dispersion of output conductance in GaAs MESFETs used in optically controlled microwave Amplifiers” *IEEE, FrP*, **8**, (2007), p 1.
- [19] Y. Hasumi, N. Matsunaga, T. Oshima, and H. Kodera, “Characterization of the frequency dispersion of transconductance and drain conductance of GaAs MESFET” *IEEE Transactions on Electron Devices*, **50** (10), (2003), p 2032.
- [20] W. R. Curtice “A MESFET model for use in the design of GaAs integrated circuits” *IEEE Trans. Microwave Theory Tech*, **MTT-28**, (1980), p 448.
- [21] T. Taki “Approximation of junction Field-Effect transistor characteristics by a hyperbolic function” *IEEE Journal of Solid-State Circuits*, **SC-13**, (1978), p 724
- [22] T. Kacprzak, A. Matreka “Compact dc model of GaAs FET’s for large-signal computer calculations” *IEEE J. Solid State Circuits*, **SC-18**, (1983), p 211.
- [23] M. M. Ahmed, H. Ahmed, P. H. Ladbrooke “An Improved DC Model for Circuit Analysis Programs for Submicron GaAs MESFETs” *IEEE Transaction on Electron Devices*, **44** (3), (1997), p 360.
- [24] T. J. Rodrigues, M. Al-Daas, K. A. Mezher “Comparison of nonlinear MESFET models for wideband circuit design” *IEEE Trans. Electron Devices*, **41** (3), (1994), p 288.

- [25] P. J. McNally, B. Daniels “Compact DC model for submicron GaAs MESFETs including gate-source modulation effects” *Microelectronics Journal*, **32**, (2001), p 249.
- [26] M. S. Islam, M. M Zaman “A seven parameter nonlinear *I-V* characteristics model for sub- μm range GaAs MESFETs” *Solid State Electronics*, **48**, (2004), p 1111.
- [27] N. M. Memon, M. M. Ahmed, F. Rehman “A comprehensive four parameters *I-V* model for GaAs MESFET output characteristics” *Solid-State Electron*, **51**, (2007), p 511.

CHAPITRE I

- [1] Sheng S.Li « Semiconductor Physical Electronics » 2^{cd} edition Spriger (2006)
- [2] M. S. Islam, M. M Zaman “A seven parameter nonlinear *I-V* characteristics model for sub- μm range GaAs MESFETs” *Solid State Electronics*, **48**, (2004), p 1111.
- [3] S. Jit, N. V. L. N. Murty “Analytical study of the photo-effects on common-source and common-drain microwave oscillators using high pinch-of n-GaAs MESFETs” *Microelectronics Journal*, **37**, (2006), p 452.
- [4] K. Kunihiro, Y. Ohno “Design considerations for buried p-layers to suppress substrate-trapping effects in GaAs MESFETs” *Solid-State Electronics*, **45**, (2001), p 1763.
- [5] M. Roechi “status of the surface and bulk parasitic effects limiting the performance of GaAs IC’s” *Physica*, **129**, (1985), p 119.
- [6] G. Mickanin, P. Canfield, E. Finchem, B. Odekirk “Frequency dependent transients in GaAs MESFETs: process, geometry and material effects” *GaAs Symp Tech Dig*, (1989), p 211.
- [7] SH. Lo, C. P. Lee “Two-dimensional simulation of the drain current transient effect in GaAs MESFET” *Solid-State Electron*, **34** (4), (1991), p 397.
- [8] K. Horio, Y. Fuseya “Two-dimensional simulation of the drain current transient effects in GaAs MESFETs with semi-insulating substrates compensated by deep levels” *IEEE Trans. Electron Devices*, **41** (8), (1994), p 1340.
- [9] C. C. Penalosa, C. Aitchison “Modeling frequency dependence of output impedance of a microwave MESFET at low frequencies” *Electron Lett*, **21** (12), (1985), p 528.

- [10] N. Scheinberg, R. Bayruns, R. Goyal “A low-frequency GaAs MESFET circuit model” *IEEE J Solid-State Circuits*, **23** (2), (1988), p 605.
- [11] J. Golio, M. Miller, G. Maracas, D. Johnson “Frequency dependent electrical characteristics of GaAs MESFETs” *IEEE Trans Electron Devices*, **37** (5), (1990), p 1217.
- [12] SH. Ho , C. P. Lee “Numerical Analysis of Frequency dependent output conductance of GaAs MESFETs” *IEEE Trans Electron Devices*, **38**, (1991), p 1693.
- [13] L. E. Larson “Improved GaAs MESFET equivalent circuit model for analog integrated circuit application” *IEEE J.Solid-State Circuit*, **SC-22** (4), (1987), p 567.
- [14] P. Canfield, J. Medinger, L. Forbes “Buried-channel GaAs MESFETs with frequency-independent output conductance” *IEEE Electron Device Lett*, **EDL-8** (3), (1987), p 88.
- [15] K. Kasahara, K. Kunihiro, H. Nishizawa, Y. Ohno “Differences in epitaxial-layer/substrate interface properties of hetero-junction field effect transistors fabricated by molecular beam epitaxy and metal organic chemical vapor deposition” *Solid State Electron*, **38**, (1995), p 1221.
- [16] K. Kunihiro, Y. Ohno “A large-signal equivalent circuit model for substrate-induced drain lag phenomena in HJFETs” *IEEE Transactions on Electron Devices*, **43** (9), (1996), p 1336.
- [17] W. R. Curtice “A MESFET model for use in the design of GaAs integrated circuits” *IEEE Trans. Microwave Theory Tech*, **MTT-28**, (1980), p 448.
- [18] S. M. Sze “Physics of Semiconductor Devices” *New York. Wiley*, (1969), p 340.
- [19] R. B. Fair “Graphical design and iterative analysis of the dc parameters of GaAs FETs” *IEEE Trans. Electron Devices*, **ED-4**, (1974), p 357.
- [20] H. Fukui “Determination of the basic device parameters of a GaAs MESFET” *Bell-Syst-Tech. J*, **58** (3), (1979), p 771.
- [21] T. Taki “Approximation of junction Field-Effect transistor characteristics by a hyperbolic function” *IEEE Journal of Solid-State Circuits*, **SC-13**, (1978), p 724.
- [22] T. Kacprzak, A. Matreka “Compact dc model of GaAs FET’s for large-signal computer calculations” *IEEE J. Solid State Circuits*, **SC-18**, (1983), p 211.

- [23] Y. Tajima, B. Wrona, K. Mishima “GaAs FET large-signal model and its application to circuit designs” *IEEE Transactions on Electron Devices*, **ED-28** (2), (1981), p 171.
- [24] M. M. Ahmed, H. Ahmed, P. H. Ladbrooke “An Improved DC Model for Circuit Analysis Programs for Submicron GaAs MESFETs” *IEEE Transaction on Electron Devices*, **44** (3), (1997), p 360.
- [25] T. J. Rodrigues, M. Al-Daas, K. A. Mezher “Comparison of nonlinear MESFET models for wideband circuit design” *IEEE Trans. Electron Devices*, **41** (3), (1994), p 288.
- [26] T. Enoki, S. Sugitani, Y. Yamane “Characteristics including electron velocity overshoot for 0.1- μm -gate-length GaAs SAINT MESFET’s” *IEEE Trans. Electron Devices*, **37** (4), (1990), p 935.
- [27] M. M. Ahmed, H. Ahmed “A novel electron beam lithography technique for submicron T-gate fabrication” *J.Vac.Sci.Technol*, **15** (2), (1997), p 306.
- [28] M. M. Ahmed, H. Ahmed, P. H. Ladbrooke “Effect of interface states on submicron GaAs metal semiconductor field effect transistors assessed by gate leakage current” *J.Vac.Sci.Technol.*, **13** (4), (1995), p 1519.
- [29] N. M. Memon, M. M. Ahmed, F. Rehman “A comprehensive four parameters I-V model for GaAs MESFET output characteristics” *Solid-State Electron*, **51**, (2007), p 511.
- [30] P. J. McNally, B. Daniels “Compact DC model for submicron GaAs MESFETs including gate-source modulation effects” *Microelectronics Journal*, **32**, (2001), p 249.
- [31] G. Dambrine, A. Cappy, F. Heliodore, E. Playez “A new method for determining the FET small-signal equivalent circuit” *IEEE Transactions on Microwave Theory and Technique*, **36** (7), (1988), p 1151.
- [32] M. Ozeki, K. Kodama, A. Shibatomi “Surface analysis in GaAs MESFETs by g_m frequency dispersion measurement ” in *Proc. Int. Symp. GaAs Related Compounds*, (1981), p 323.
- [33] S. H. Lo, C. P. Lee “Numerical analysis of frequency dispersion of transconductance in GaAs MESFETs” *IEEE Trans. Electron Devices*, **43**, (1996), p 213.

- [34] Y. Hasumi, N. Matsunaga, T. Oshima, H. Kodera “Characterization of the frequency dispersion of transconductance and drain conductance of GaAs MESFET” *IEEE Transactions on Electron Devices*, **50** (10), (2003), p 2032.
- [35] L. E. Larson, J. F. Jensen, H. M. Levy, P. T. Greiling, G. C. temes, “GaAs differential amplifiers” in *IEEE GaAs IC Symp. Tech.Dig*, (1985), p 19.
- [36] M. A. Smith, T. S. Howard, K. J. Anderson, A. M. Pavoio “RF nonlinear device characterization yields improved modeling accuracy” in *IEEE Microwave theory and Technique Symp. Dig*, (1986), p 381.
- [37] P. Canfield, J. Medinger, L. Forbes “Buried-channel GaAs MESFET’s with frequency-independent output conductance” *IEEE Electron device lett*, **EDL-8**, (1987), p 88.
- [38] L. E. Larson “An improved GaAs MESFET equivalent circuit model for analog integrated circuit application” *IEEE. J. Solid-State circuits*, **SC-22** (4), (1987), p 567.
- [39] N. Scheinberg, R. Baynuns, R. Goyal “A low frequency GaAs MESFET circuit model” *IEEE. J. Solid-State circuit*, **23**, (1988), p 605.
- [40] S. C. F. Lam, P. C. Canfield, A. J. McCamant, D. J. Allstot “analytical model of GaAs MESFET output conductance” in *IEEE GaAs IC Symp.Tech.Dig*, (1988), p 203.
- [41] J. Golio, M. Miller, G. Maracas, D. Johnson “Frequency dependent electrical characteristics of GaAs MESFETs” *IEEE Trans Electron Devices*, **37** (5), (1990), p 1217.
- [42] C. C. Penalosa, C. S. Aitchison “Modeling frequency dependence of output impedance of a microwave MESFET at low frequencies” *Electron Lett*, **21** (12), (1985), p 528.
- [43] P. H. Ladbroke, S. R. Blight “Low-field low-frequency dispersion of transconductance in GaAs MESFET with implications for other rate dependent anomalies” *IEEE Trans. Electron devices*, **35**, (1988), p 257.
- [44] S. R. Blight, R. H. Wallis, H. Thomas “Surface influence on the conductance DLTS spectra of GaAs MESFETs” *IEEE Trans. Electron devices*, **ED-33**, (1986), p 1447.
- [45] N. Ishihara. H. Kikuchi, M. Ohara “Gigahertz-band high-gain GaAs monolithic amplifiers using parallel feedback techniques” *IEEE J. Solid-State Circuits*, **24**, (1989), p 962.

- [46] P. C. Canfield, S. C. F. Lam, D. J. Allstot "Modeling of frequency and temperature effects in GaAs MESFET's" *IEEE. J. Solid-State circuit*, **25** (1), (1990), p 299.
- [47] S. Chio, B. D. Mukunda "Origin and modeling of the frequency dependent output conductance in microwave GaAs MESFETs with buried layer" *IEEE Transaction on Electron Devices*, **41** (10), (1994), p 1725.
- [48] J. Lagowski, D. G. Lin, T. Aoyama, H. C. Gatos "Oxygen related midgap level in GaAs" in *proc.3rd semi-insulating III-V materials conf.* (Kah-nee-ta,OR), D. C. Look and J. S Blakemore, Eds, Natwich, UK Shiva, (1984), p 222.
- [49] N. Scheinberg, R. Bayruns, R. Goyal "A low frequency GaAs MESFET circuit model" *IEEE. J. Solid-State circuit*, **23**, (1988), p 605.
- [50] A. Zylberstejn, G. Bert, G. Nuzillat "Hole traps and their effects in GaAs MESFETs" in *Inst Phys. Conf Ser.*, (45), (1979), p 315.
- [51] J. F. Wager, A. J. McCamant "GaAs MESFET interface considerations" *IEEE Trans.Electron.Devices*, **ED-34**, (1987), p 1001.
- [52] Z. Hadjoub "Analyse des dispersions fréquentielles de la transconductance ou de la capacité d'entrée et étude du bruit en excès dans un TEC GaAs en liaison avec les propriétés électriques de la surface entre contacts" Thèse doctorat de 3^e cycle, (1985).
- [53] M. Lee, L. Forbes "A self backgating GaAs MESFET model for low frequency anomalies" *IEEE Trans.Electron.Device*, **37** (10), (1990), p 2148.
- [54] J. Graffeuil, Z. Hadjoub, J. P. Fortea, M. Pouysegur "Analysis of capacitance and transconductance frequency dispersions in MESFETs for surface characterization" *Solid-State Electronics*, **29** (10), (1986), p 1087.
- [55] R. Van Tuyt, C. A. Liechti "Gallium arsenide digital integrated Circuits" *Air Force Avionics Lab, AFSC, WFAFB, Tech. Rept. AFALTR-74-40*, (1974).
- [56] W. G. Oldham, S. S. Naik "Admittance of *p-n* junctions containing traps" *Solid-State Electron*, **15** (10), (1972), p 1085.
- [57] H. Hasegawa, T. Sawada "Electrical modeling of compound semiconductor interface for FET device assessment" *IEEE Trans. Electron Devices*, **ED-27** (6), (1980), p 1055.
- [58] D. L. Lile "The effect of surface states on the characteristics of MIS field effect transistors" *Solid-State Electron*, **21** (10), (1978), p 1199.

- [59] J. Graffeuil “Le transistor hyperfréquence à effet de champ à grille métallique sur arséniure de gallium. Propriétés statistiques et dynamiques petits signaux. Analyse des phénomènes de bruit de fond” thèse d’état, (1977).
- [60] H. Statz, P. Newman, I. W. Smith, R. A. Pucel and H. A. Haus “GaAs FET device and circuit simulation in SPICE” *IEEE Trans. Electron Devices*, (**34**), (1987), p 160.

CHAPITRE II

- [1] R. J. Trew, G. L. Bilbro, and M. W. Shin “SiC RF electronic devices for high-temperature application” *invited talk, National Research Council Workshop on materials for high-temperature semiconductor devices*, Washington, DC, (1993), p 29.
- [2] C. D. Wilson and A. G. O’Neill “High temperature operation of GaAs based FETs” *Solide-state electronics*, **38** (2), (1995), p 339.
- [3] F. S. Shoucair “Potential and problems of high-temperature electronics and CMOS integrated circuits (25–250°C)—an overview” *Microelectron. J*, **22** (2), (1991), p 39.
- [4] A. F. Veneruso “Applications for High Temperature Electronics” *1st Int, high temperature electronics conf*, Albuquerque (1991).
- [5] R. F. Jurgens “High-temperature electronics applications in space exploration” *IEEE trans, Ind, electron*, **IE-29** (2), (1982), p 107.
- [6] R. ANHOLT “Electrical and thermal characterization of MESFETs, HEMTs and HBTS”, Artech House, Boston, London (1994).
- [7] S. M. Sze “Physics of Semiconductor Devices” 2^e edition, a Wiley-Interscience, (1981).
- [8] J. S. Blakemore “Semiconducting and other properties of GaAs” *J. Appl phys*, **53**, (1982), p 123.
- [9] Oliver Jardel “ Contribution à la modélisation des transistors pour l’amplification de puissance aux fréquences microondes développement d’un nouveau modèles électronique de HEMT AlGaIn/GaN incluent les effets de pièges” Thèse Doctorat (2008).

- [10] M. S. Shur “GaN and related materials for high power application” in *Symposium proceedings of material research society, Symposium E*. Fall, (1997).
- [11] R. E. Anholt, S. E. Swirhun “Experimental investigation of the temperature dependence of GaAs FET equivalent circuit” *IEEE Trans on electron device*, **39** (9), (1992), p 2029.
- [12] R. Narasimhan, L. P. Sadwick, R. J. Hwu “Enhancement of high temperature high frequency performance of GaAs-based FET’s by the high temperature electron technique” *IEEE Trans on electron device*, **46** (1), (1999), p 24.
- [13] R. Goyal “High frequency analog integrated circuit design” a Wiley-Interscience publication, (1995).
- [14] T. Ytterdal, B. J. Moon, T. A. Fjeldly, M. S. Shur “Enhanced GaAs MESFET CAD model for a wide range of temperature” *IEEE Trans on electron device*, **42** (10), (1995), p 1724.
- [15] F. S. Shoucair, P. K. Ojala “High temperature electrical characteristics of GaAs MESFETs (15-400°C)” *IEEE Trans on electron device*, **39** (7), (1992), p 1551.
- [16] H. Wong, C. Ling, N. W. Cheung “On the temperature variation of threshold voltage of GaAs MESFET” *IEEE Trans on electron device*, **39** (7), (1992), p 1571.
- [17] M. S. Shur “GaAs device and circuit” *New York Plenum*, (1987), p 318.
- [18] C. C. Penalosa, C. S. Aitchison “Modeling frequency dependence of output impedance of a microwave MESFET at low frequencies” *Electron Lett*, **21** (12), (1985), p 528.
- [19] L. E. Larson “An improved GaAs MESFET equivalent circuit model for analog integrated circuit application” *IEEE. J. Solid-State circuits*, **SC-22** (4), (1987), p 567.
- [20] P. C. Canfield, S. C. F. Lam, D. J. Allstot “Modeling of frequency and temperature effects in GaAs MESFET’s” *IEEE. J. Solid-State circuit*, **25** (1), (1990), p 299.
- [21] G. Parish, Y. F. Wu, U. K. Mishra “Low-temperature shallow-trap related output admittance frequency dispersion in AlGaIn/GaN MODFETs” *IEEE International Conference*, (1999), p 252.
- [22] G. Meneghesso, A. Paccagnella, Y. Haddab, C. Canali, E. Zanoni “Evidence of interface trap creation by hot electrons in AlGaAs/GaAs high electron mobility transistors” *Apply Phys Lett*, **69** (10), (1996), p 1411.

- [23] J. Lagowski, D.G. Lin, T. Aoyama, H. C. Gatos “Oxygen related midgap level in GaAs” in *proc.3rd semi-insulating III-V materials conf.* (Kah-nee-ta,OR), D. C. Look and J. S Blakemore, Eds, Natwich, UK Shiva, (1984), p 222.
- [24] L. H. Shu, A. Christou, D. F. Barbe “High temperature device simulation and thermal characteristics of GaAs MESFETs on CVD diamond substrates” *Microelectron Reliab*, **36** (9), (1996), p 1177.
- [25] B. Kramer, A. Mircea “Determination of saturated electron velocity in GaAs” *Appl Phys Lett*, **26** (11), (1975), p 623.
- [26] I. Mojzes, B. Podor, I. Balogh “On the temperature dependence of peak electron velocity and threshold field measured on GaAs Gunn diodes” *Phys State Solid*, **39** (2), (1977), p 123.
- [27] K. H. Nichols, C. M. Yee, C. M. Wolfe “High temperature carrier transport in n-type epitaxial GaAs” *Solid-State Electron*, **23**, (1980), p 109.
- [28] J. Bart. Van Zeghbroeck “Low temperature behavior of short channel GaAs MESFET” *Cryogenics*, **30**, (1990), p 1084.
- [29] J. T. Rodriguez, B. P. Stothard “Simulation of temperature and bias dependencies of β and V_{T0} of GaAs MESFET devices” *IEEE Trans on electron device*, **40** (10), (1993), p1730.
- [30] F. S. Shoucair, P. K. Ojala “High temperature electrical characteristics of GaAs MESFET’s (25-400°C)” *IEEE Trans on electron device*, **39** (7), (1992), p 1551.
- [31] Y. Gobert, G. Salmer “Comparative behavior and performance of MESFET and HEMT as a function of temperature” *IEEE Trans on electron device*, **41** (3), (1994), p 299.
- [32] D. H. Smith, A. Fraser, J. ONeil “Measurement and prediction of operating temperatures for GaAs ICs,” in *Proc. SemiTherm*, (1986), p 1.
- [33] W. B. Joyce “Thermal resistance of heat sinks with temperature dependent conductivity” *Solid-State Electron*, **18**, (1986), p 321.
- [34] S. H. Wemple, H. Huang “Thermal design of power GaAs FETs” in *GaAs FET Principles and Technology*, J. V. Diloorenzo and D. D. Khandelwac, Eds. Dedham, (1982), p 313.

CHAPITRE III

- [1] J. F. Jarson et al “GaAs switched capacitor circuits for high speed signal processing” *IEEE J.Solid state Circuits*, **SC-22** (6), (1987), p 971.
- [2] L. Larson, C. Chou, M. J. Delaney “An ultrahigh speed GaAs MESFET operational amplifier” *IEEE J.Solid state Circuits*, **24** (6), (1989), p 1523.
- [3] P. C. Canfield, S. C. F. Lam, D. J. Allstot, “Modeling of frequency and temperature effects in GaAs MESFET’s” *IEEE. J. Solid-State circuit*, **25** (1), (1990), p 299.
- [4] C. P. Lee, B. M. Welch “Carrier injection and backgating effect in GaAs MESFET’s” *IEEE Electron Device Lett*, **EDL-3**, (1982), p 97.
- [5] S. Markram-Ebeid, P. Minondo “The roles of the surface and bulk of the semi-insulating substrate in low frequency anomalies of GaAs integrated circuits” *IEEE. Trans. Electron Device*, **ED-32**, (1985), p 632.
- [6] C. C. Penalosa, C. S. Aitchison “Modeling frequency dependence of output impedance of a microwave MESFET at low frequencies” *Electron Lett*, **21** (12), (1985), p 528.
- [7] N. Scheinberg, R. Bayruns, R. Goyal “A low-frequency GaAs MESFET circuit model” *IEEE J Solid-State Cire*, **23** (2), (1988), p 605.
- [8] J. Golio, M. Miller, G. Maracas, D. Johnson “Frequency dependent electrical characteristics of GaAs MESFETs” *IEEE Trans Electron*, **37** (5), (1990), p 1217.
- [9] SH. Ho, C.P. Lee “Numerical Analysis of Frequency dependent output conductance of GaAs MESFETs” *IEEE Trans Electron*, **38**, (1991), p 1693.
- [10] L. E. Larson “Improved GaAs MESFET equivalent circuit model for analog integrated circuit application” *IEEE J.Solid-State Circuit*, **SC-22** (4), (1987), p 567.
- [11] P. Canfield, J. Medinger, L. Forbes “Buried-channel GaAs MESFETs with frequency-independent output conductance” *IEEE Electron Device Lett*, **EDL-8** (3), (1987), p 88.
- [12] K. Kasahara, K. Kunihiro, H. Nishizawa, Y. Ohno “Differences in epitaxial-layer/substrate interface properties of hetero-junction field effect transistors fabricated by molecular beam epitaxy and metal organic chemical vapor deposition” *Solid State Electron*, **38**, (1995), p 1221.

- [13] P. Canfield, L. Forbes, R. Gleason, and A. MaCamant, "Drain current transient suppression in buried channel GaAs MESFET's" in *Proc 4th Conf. semi-insulating III V materials*. Cheshire. England: Shiva, (1986).
- [14] M. Roechi "status of the surface and bulk parasitic effects limiting the performance of GaAs IC's" *physica*, **B 129**, (1985), p 119.
- [15] G. Mickanin, P. Canfield, E. Finchem, B. Odekirk "Frequency dependent transients in GaAs MESFETs" *process, geometry and material effects. GaAs Symp Tech Dig* , (1989), p 211.
- [16] SH. Lo, C. P Lee "Two-dimensional simulation of the drain current transient effect in GaAs MESFET" *Solid-State Electron*, **34** (4), (1991), p 397.
- [17] K. Horio, Y. Fuseya "Two-dimensional simulation of the drain current transient effects in GaAs MESFETs with semi-insulating substrates compensated by deep levels" *IEEE Trans. Electron Devices*, **41** (8), (1994), p 1340.
- [18] M. K. Chattopadhyay, S. Tokekar "Thermal model for dc characteristics of AlGaIn/GaN HEMTs including self-heating effect and non-linear polarization" *Microelectronics journal*, **39**, (2008), p 1181.
- [19] R. ANHOLT "Electrical and thermal characterization of MESFETs, HEMTs and HBTS", Artech House, Boston, London (1994).
- [20] S. H. Wemple, H. Huang "Thermal design of power GaAs FETs" in *GaAs FET Principles and Technology*, J. V. DiIorenzo and D. D. Khandelwac, Eds. Dedham, (1982), p 313.
- [21] G. Parish, Y. F. Wu, U. K. Mishra "Low-temperature shallow-trap related output admittance frequency dispersion in AlGaIn/GaN MODFETs" *IEEE International Conference*, (1999), p 252.
- [22] G. Meneghesso, A. Paccagnella, Y. Haddab, C. Canali, E. Zanoni "Evidence of interface trap creation by hole electrons in AlGaAs/GaAs high electron mobility transistors" *Apply Phys Lett*, **69** (10), (1996), p 1411.

